


Korekční audio předzesilovač řízený mikropočítačem

Audio preamplifier with tone control controlled by microcontroller

Petr Lukašík

Bakalářská práce
2012

 Univerzita Tomáše Bati ve Zlíně
Fakulta aplikované informatiky

Univerzita Tomáše Bati ve Zlíně
Fakulta aplikované informatiky
akademický rok: 2011/2012

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: Petr LUKAŠÍK
Osobní číslo: A09135
Studijní program: B 3902 Inženýrská informatika
Studijní obor: Informační a řídicí technologie

Téma práce: Korekční audio předzesilovač řízený
mikropočítačem

Zásady pro vypracování:

1. Prostudujte problematiku korekčních audio předzesilovačů a jejich ovládání.
 2. Zvolte pro daný účel vhodný typ mikropočítače.
 3. Provedte hardwarový návrh korekčního předzesilovače s možností dálkového ovládání.
 4. Realizujte prototyp zařízení a ověřte jeho správnou funkci.
 5. Změřte základní charakteristiky korekčního předzesilovače a porovnejte s předpokládanými.
-

Rozsah bakalářské práce:

Rozsah příloh:

Forma zpracování bakalářské práce: **tištěná/elektronická**

Seznam odborné literatury:

1. DOSTÁL, Jiří. Operační zesilovače. 1. vyd. Praha: BEN, 2005, 504 s. ISBN 80-730-0049-0.
2. JURÁNEK, Antonín a Miroslav HRABOVSKÝ. EAGLE pro začátečníky /: uživatelská a referenční příručka :. 2. vydání. Praha: BEN – technická literatura, 2007, 191 s. ISBN 80-730-0213-2.
3. MANN, Burkhard. C pro mikrokontroléry: ANSI-C, kompilátory C, spojovací programy – linkery, práce s ATMEL AVR a MSC-51, příklady programování v jazyce C, nástroje pro programování, tipy a triky. Vyd. 1. Praha: BEN, 2003, 279 s. ISBN 80-730-0077-6.
4. PINKER, Jiří. Mikroprocesory a mikropočítače. 1. vyd. Praha: BEN – technická literatura, 2004, 159 s. ISBN 80-730-0110-1.
5. VLČEK, Jiří. Elektronické konstrukce: 75 jednoduchých konstrukcí a stavebnic. 1. Ing. Jiří Vlček, 2003.
6. ŠÁRA, Zdeněk. Normy pro IR datový přenos [online]. 1999. Dostupný z WWW: http://hw.cz/docs/ir_prenos/ir_protokoly.html

Vedoucí bakalářské práce:

Ing. Petr Dostálek, Ph.D.

Ústav automatizace a řídicí techniky

Datum zadání bakalářské práce:

24. února 2012

Termín odevzdání bakalářské práce:

8. června 2012

Ve Zlíně dne 24. února 2012

prof. Ing. Vladimír Vašek, CSc.
děkan



prof. Ing. Vladimír Vašek, CSc.
ředitel ústavu

ABSTRAKT

Cílem práce je návrh a realizace korekčního audio předzesilovače. Zařízení obsahuje přepínač vstupů, regulaci hlasitosti a korekce vysokých a nízkých tónů. Řízení je realizováno mikropočítačem. Předzesilovač je možno ovládat pomocí dálkového ovladače. Ovládací povely jsou přenášeny infračerveným paprskem s protokolem NEC.

Klíčová slova:

Baxandallův korektor, frekvenční charakteristika, operační zesilovač, motorický potenciometr, mikropočítač, dálkové ovládání.

ABSTRACT

The aim of this work is to make tone control audio preamplifier. The device includes input switch volume control and correction of high and low tones. Control is done by microcontroller. Preamplifier can be controlled with remote control. Control commands are transmitted by infra red ray with the protocol NEC.

Keywords:

Baxandall tone control, frequency response, operational amplifier, motor-driven potentiometer, microcontroller, remote control.

Rád bych poděkoval panu Ing. Petru Dostálkovi, Ph.D za cenné rady k mé práci a mým rodičům za podporu při studiu.

Prohlašuji, že

- beru na vědomí, že odevzdáním bakalářské práce souhlasím se zveřejněním své práce podle zákona č. 111/1998 Sb. o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších právních předpisů, bez ohledu na výsledek obhajoby;
- beru na vědomí, že bakalářská práce bude uložena v elektronické podobě v univerzitním informačním systému dostupná k prezenčnímu nahlédnutí, že jeden výtisk bakalářské práce bude uložen v příruční knihovně Fakulty aplikované informatiky Univerzity Tomáše Bati ve Zlíně a jeden výtisk bude uložen u vedoucího práce;
- byl/a jsem seznámen/a s tím, že na moji bakalářskou práci se plně vztahuje zákon č. 121/2000 Sb. o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon) ve znění pozdějších právních předpisů, zejm. § 35 odst. 3;
- beru na vědomí, že podle § 60 odst. 1 autorského zákona má UTB ve Zlíně právo na uzavření licenční smlouvy o užití školního díla v rozsahu § 12 odst. 4 autorského zákona;
- beru na vědomí, že podle § 60 odst. 2 a 3 autorského zákona mohu užít své dílo – bakalářskou práci nebo poskytnout licenci k jejímu využití jen s předchozím písemným souhlasem Univerzity Tomáše Bati ve Zlíně, která je oprávněna v takovém případě ode mne požadovat přiměřený příspěvek na úhradu nákladů, které byly Univerzitou Tomáše Bati ve Zlíně na vytvoření díla vynaloženy (až do jejich skutečné výše);
- beru na vědomí, že pokud bylo k vypracování bakalářské práce využito softwaru poskytnutého Univerzitou Tomáše Bati ve Zlíně nebo jinými subjekty pouze ke studijním a výzkumným účelům (tedy pouze k nekomerčnímu využití), nelze výsledky bakalářské práce využít ke komerčním účelům;
- beru na vědomí, že pokud je výstupem bakalářské práce jakýkoliv softwarový produkt, považují se za součást práce rovněž i zdrojové kódy, popř. soubory, ze kterých se projekt skládá. Neodevzdání této součásti může být důvodem k neobhájení práce.

Prohlašuji,

- že jsem na bakalářské práci pracoval samostatně a použitou literaturu jsem citoval. V případě publikace výsledků budu uveden jako spoluautor.
- že odevzdaná verze bakalářské práce a verze elektronická nahraná do IS/STAG jsou totožné.

Ve Zlíně

.....
podpis diplomanta

OBSAH

ÚVOD	9
I TEORETICKÁ ČÁST	10
1 KOREKČNÍ OBVODY	11
1.1 PASIVNÍ KOREKTOR	11
1.2 ZPĚTNOVAZEBNÍ KOREKTOR	13
1.3 DIGITÁLNĚ ŘÍZENÉ KOREKČNÍ OBVODY	16
2 OPERAČNÍ ZESILOVAČE	18
3 MOTORICKÉ POTENCIOMETRY	19
4 DÁLKOVÉ OVLÁDÁNÍ - IR PŘENOS	20
4.1 PROTOKOL NEC	20
4.2 PROTOKOL RC5	22
5 MIKROPOČÍTAČ AT89S52	23
5.1 ČÍTAČE / ČASOVAČE	25
5.1.1 Řídící registry	25
5.1.2 Čítač/časovač 0 a 1	27
5.1.3 Čítač/časovač 2	29
II PRAKTICKÁ ČÁST	30
6 KONCEPCE PŘEDZESILOVAČE	31
7 ANALOGOVÁ ČÁST	32
8 ČÍSLICOVÁ ČÁST	37
8.1 PROGRAMÁTOR	37
8.2 KÓDOVÁNÍ TLAČÍTEK PŘEDNÍHO PANELU	38
8.3 POSUVNÉ REGISTRY	39
8.4 ŘÍZENÍ MOTORICKÝCH POTENCIOMETRŮ	41
9 SOFTWARE PRO MIKROPOČÍTAČ	42
9.1 OBSLUHA PŘERUŠENÍ GENEROVANÉ ČÍTAČEM 1	43
9.2 OBSLUHA PŘERUŠENÍ GENEROVANÉ ČÍTAČEM 0	45
9.3 OBSLUHA PŘERUŠENÍ GENEROVANÉ VNĚJŠÍM PŘERUŠENÍM – INT0	45
9.4 HLAVNÍ PROGRAMOVÁ SMYČKA	49
10 NÁVRH A VÝROBA DPS	54
11 PRAKTICKÉ OVĚŘENÍ FUNKCE PŘEDZESILOVAČE	55
ZÁVĚR	58
ZÁVĚR V ANGLIČTINĚ	59
SEZNAM POUŽITÉ LITERATURY	60

SEZNAM POUŽITÝCH SYMBOLŮ A ZKRATEK	62
SEZNAM OBRÁZKŮ	63
SEZNAM TABULEK.....	65
SEZNAM PŘÍLOH.....	66

ÚVOD

Cílem bakalářské práce je návrh korekčního audio předzesilovače. Ten je mezičlánkem mezi zdrojem signálu a koncovým výkonovým zesilovačem. Jeho hlavním úkolem je přizpůsobit signál a to jak napěťově tak impedančně. Předzesilovače bývají často doplněny o prvky pro úpravu frekvenční charakteristiky signálu. Ta může být upravena několika pásmovým ekvalizérem, který umožňuje korekci tónů v celém akustickém pásmu. Lze také regulaci zjednodušit na úpravu vysokých a nízkých tónů, která je ve většině případů dostatečná. Součástí předzesilovače je samozřejmě regulace hlasitosti a přepínač vstupů.

Hlavním požadavkem na návrh je zvukově kvalitní analogová část zařízení, aby docházelo k co nejmenšímu znehodnocení signálu při přehrávání kvalitních nahrávek například ve formátu DVD-audio se vzorkovací frekvencí 192 kHz a 24 bitovou hloubkou.

Při návrhu je kladen důraz na jednoduchost signálové cesty bez zbytečných doprovodných obvodů. Korekční obvod sice obecně zkresluje signál, ale je využit, protože mnohé audio nahrávky zvukově neodpovídají subjektivnímu vjemu posluchače. Dalším důvodem použití může být také částečná kompenzace frekvenční charakteristiky reproduktorové soustavy a poslechového prostoru. Všechny aktivní prvky v analogové části je možno vyřadit a pustit signál jen přes potenciometr hlasitosti.

Pro komfort uživatele je možno audio předzesilovač ovládat dálkovým ovládáním. Proto je nutné veškeré části předzesilovače ovládat pomocí řídicí jednotky s mikropočítačem. Ovládání bude možné také pomocí tlačítek na předním panelu zařízení. Jednotlivé stavy jsou indikovány pomocí LED diod na předním panelu.

I. TEORETICKÁ ČÁST

1 KOREKČNÍ OBVODY

Korektor obecně slouží k úpravě frekvenční charakteristiky audio signálu. Nejčastěji umožňuje regulaci vysokých a nízkých tónů, ojediněle se vyskytují i modifikace umožňující regulaci středních tónů, tj. v okolí kmitočtů 700-1000 Hz. Korekční články se zpravidla vyskytují ve dvou podobách, první podobou je pasivní, který je však náročnější na impedanční (proudové) přizpůsobení a napěťové zesílení. Druhá podoba článku je modifikací již zmíněného pasivního, který je zapojen do zpětné vazby zesilovače.

Samostatnou skupinu tvoří integrované obvody, které mohou být řízené buďto číslicově (např. I²C sběrnici) nebo napěťově (velikost zesílení je úměrná velikosti řídicího napětí).

1.1 Pasivní korektor

Neboli Baxandallův korektor neobsahuje žádné aktivní prvky. Článek je však nutné impedančně přizpůsobit na vstupu i výstupu. Z obr. 2 je zřejmý hlavní nedostatek zapojení, kterým je skutečnost, že i při nastavení nulového zdůraznění (rovná frekvenční charakteristika) má útlum, který je dán maximální požadovanou hodnotou zdůraznění vysokých či nízkých tónů. Pokud je článek nastaven na rozsah např. ± 12 dB, má při nulovém zdůraznění celá frekvenční charakteristika útlum 12 dB. Pokud jsou vysoké či nízké tóny zdůrazněny na maximální úrovni, má frekvenční charakteristika na začátku či konci pásma teoreticky útlum 0 dB.

Tato vlastnost způsobuje zhoršení odstupu signál/šum článku. Dalším aspektem ovlivňujícím šumové vlastnosti je velký výstupní odpor samotného pasivního článku - je nutné volit vstupní impedanci výstupního zesilovače dostatečně velkou. To však opět způsobuje zhoršení šumových poměrů, protože pracuje-li zesilovač s velkým vstupním odporem, zákonitě je jeho vstup méně odolný vůči elektromagnetickému i elektrostatickému rušení z okolí.

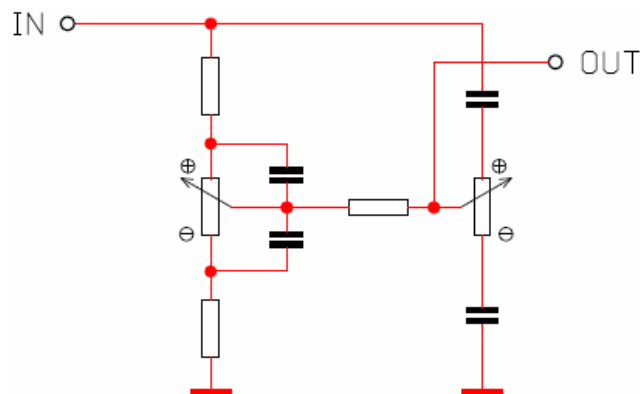
Pokud je požadována regulace v rozsahu ± 12 dB a zároveň přitom nedošlo k celkovému poklesu napěťové úrovně za článkem, je nutné, aby byl signál za článkem opět zesílen o 12 dB. Zde však opět nastává problém s odstupem signál/šum, protože signál za článkem poklesl o zmíněných 12 dB (směrem k hladině šumu). Řešením by bylo zesílit signál již na vstupu článku. Zde však může nastat problém s napěťovým přebuzením vstupního zesilovače. Zisk 12 dB znamená napěťové zesílení v absolutní hodnotě (1) :

$$A_{U,dB} = 20 \cdot \log A_U \rightarrow A_U = 10^{\frac{A_{U,dB}}{20}} \quad A_U = 10^{\frac{12}{20}} \cong \underline{\underline{4}} \quad (1)$$

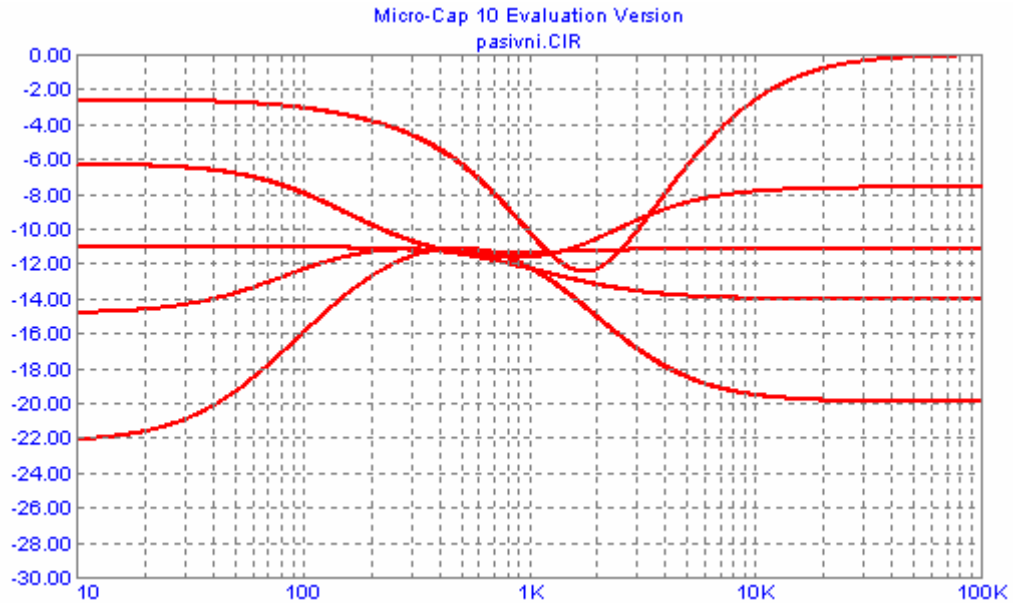
Pokud by bylo na vstupu napětí např. 2V, na výstupu by bylo napětí (2) :

$$U_{OUT} = A_U \cdot U_{in} = 4 \cdot 2 = 8V \quad (2)$$

Napětí 8 V sice ještě nemusí být například pro OZ napájený ± 15 V problém, ale teoretická přebuditelnost zařízení tím klesá. Navíc pokud zesilovač pracuje s velkým napětím, klesá rychlost přeběhu signálu. Rychlost přeběhu zesilovače je sice daná veličina, pokud však musí přenášet signál o vysoké napěťové úrovni, zákonitě dochází k menší přesnosti sledování signálu ve srovnání se signálem s nižší úrovní napětí. Zesílení je tedy vhodné rozdělit rovnoměrně mezi zesilovač na vstupu a výstupu článku. Problém s přebuditelností by bylo možné částečně eliminovat zapojením článku až za potenciometr hlasitosti, kde je úroveň signálu zpravidla nižší. Toto řešení by však ještě více zhoršilo úroveň odstupů signál/šum, neboť by článek pracoval se sníženým napětím a na jeho výstupu by bylo napětí ještě sníženo o výše uvedený maximální zisk článku (výstupní napětí samotného pasivního článku by se zase více přiblížilo hladině šumu okolí). Zapojení pasivního korektoru je zobrazeno na obr. 1.



Obr. 1: Pasivní korektor [15]



Obr. 2: Simulace pasivního článku [7]

1.2 Zpětnovazební korektor

Při nastavení nulového zdůraznění (rovná frekvenční charakteristika) má celý článek útlum 0 dB. Při zdůrazňování například nízkých tónů roste zesílení na nízkých kmitočtech až na hodnotu, která je omezena hodnotou obvodových prvků článku. Analogicky při potlačování nízkých tónů zesílení klesá.

U tohoto článku není tedy potřeba zesilovat vstupní signál, a nezhoršuje se odstup signál/šum způsobený zeslabením signálu.

Maximální zisk článku však musí být volen s ohledem na napěťové možnosti zesilovače. Opět pokud by bylo na vstupu napětí např. 2 V, na výstupu bude napětí (3) :

$$U_{OUT} = A_{U\ MAX} \cdot U_{in} = 4 \cdot 2 = 8V , \quad (3)$$

což sebou nese i výše zmíněná rizika s přebuditelností jako u pasivního článku. Frekvenční a fázová charakteristika je na obr. 4 a obr. 5.

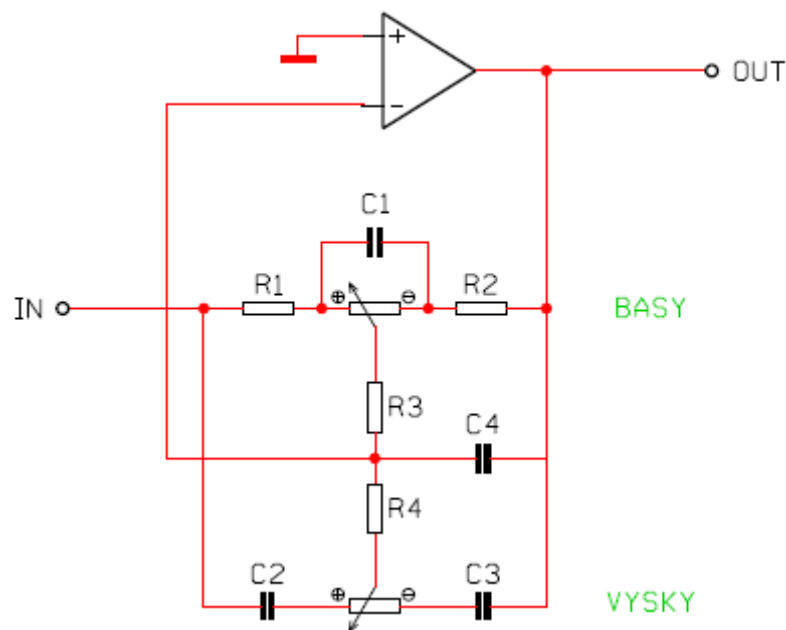
Obvodové zapojení je na obr. 3. Korekční článek je zapojen do zpětné vazby operačního zesilovače. Rezistory R1 a R2 definují maximální hodnotu zisku a útlumu frekvenční charakteristiky na nízkých tónech. Zvětšením rezistoru R1 dojde ke zmenšení maximální hodnoty zisku. Analogicky zvětšením hodnoty odporu R2 dojde ke zmenšení minimální

hodnoty útlumu. Pro symetrický průběh zisku s útlumem je třeba použít stejné hodnoty odporů.

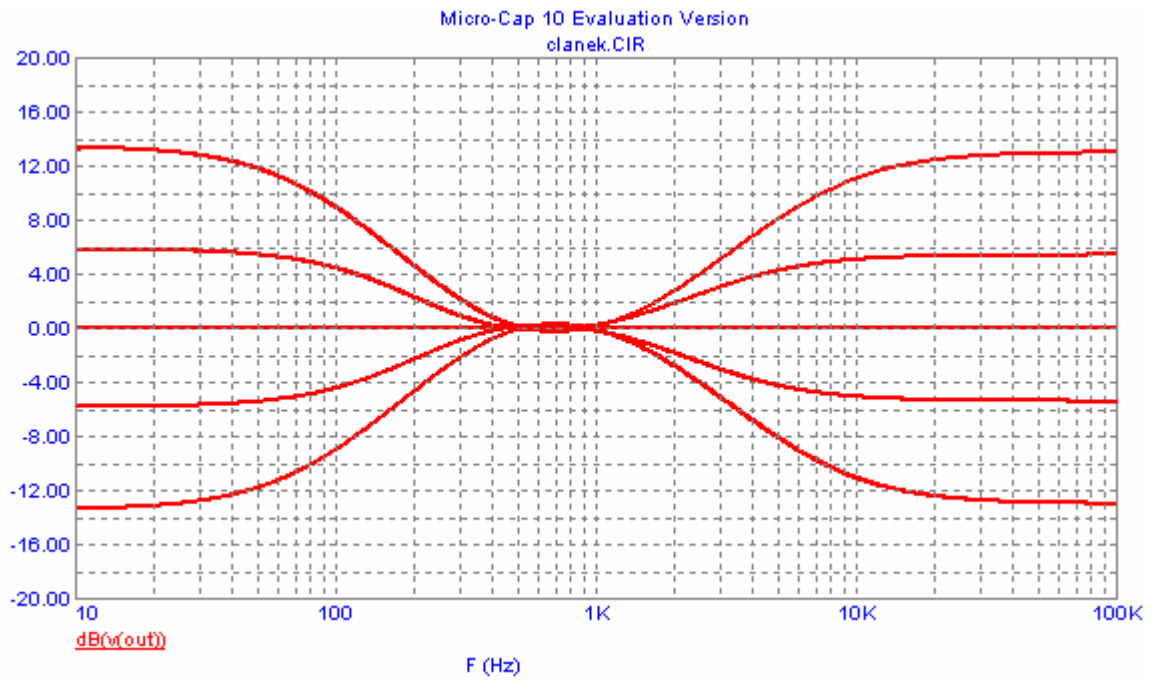
Rezistor R4 definuje maximální zisk a minimální útlum článku na vysokých kmitočtech. Zmenšením rezistoru se maximální hodnota zisku a útlumu článku zvyšuje. Zvýšením hodnoty rezistoru R3 dojde opět ke zvýšení maximálního zisku či útlumu vysokých tónů.

Kondenzátor C1 spolu s odpory R1 a R2 tvoří střední kmitočet článku.

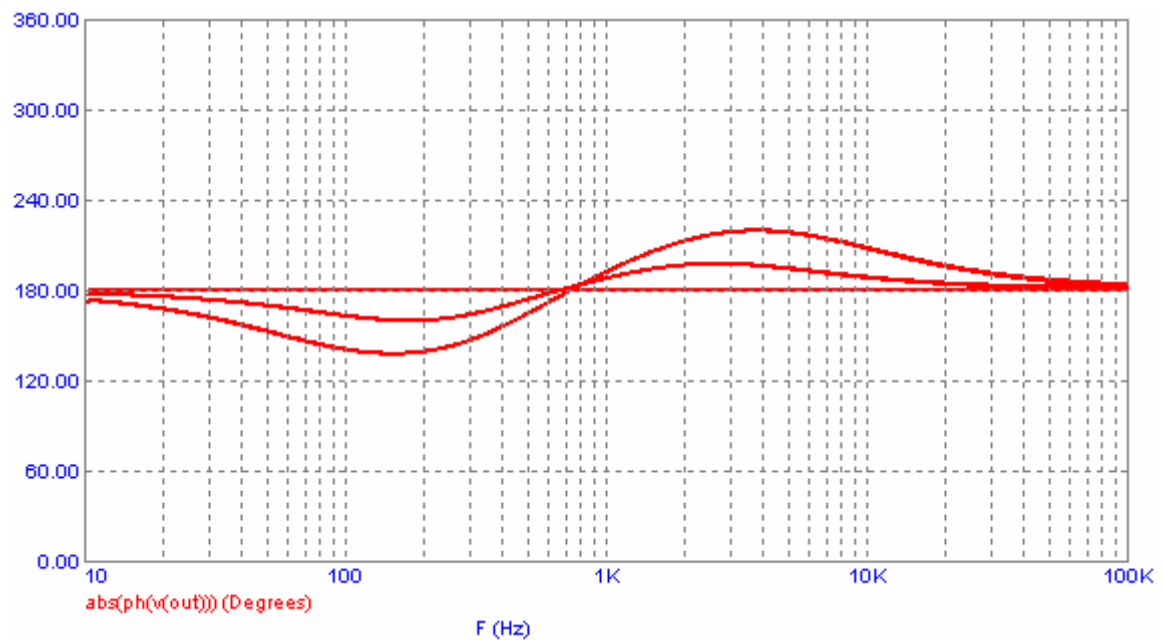
Velikostí kondenzátorů C2 a C3 je možné nastavit zisk na středním kmitočtu článku. Zvýšením kapacity se zisk zvyšuje, ale zároveň se posouvá střední kmitočet článku směrem k nízkým tónům. Kondenzátor C4 slouží pouze jako ochrana proti rozkmitání článku [8].



Obr. 3: Zpětnovazební (aktivní) korektor [8]



Obr. 4: Frekvenční charakteristika zpětnovazebního článku



Obr. 5: Fázová charakteristika zpětnovazebního článku

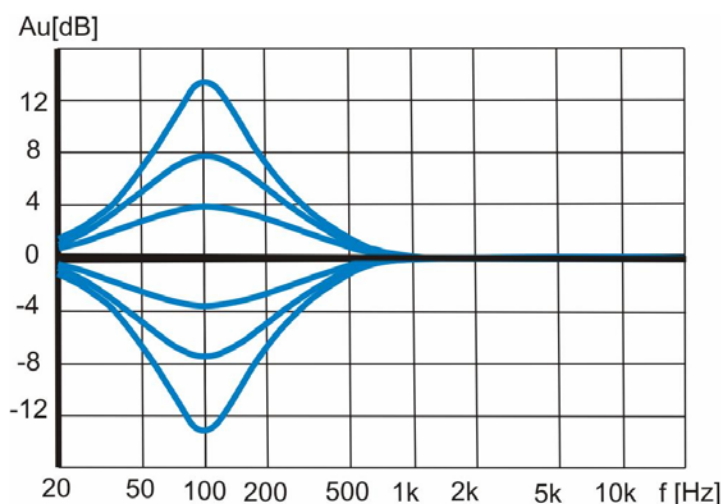
1.3 Digitálně řízené korekční obvody

Regulace je prováděna prostřednictvím datové sběrnice, například I²C. Obvody jsou zpravidla napájeny jedním společným napájecím napětím pro levý a pravý kanál. Nelze tedy docílit galvanického oddělení kanálů. Z toho plyne i horší odstup mezi kanály – přeslech mezi levým a pravým kanálem.

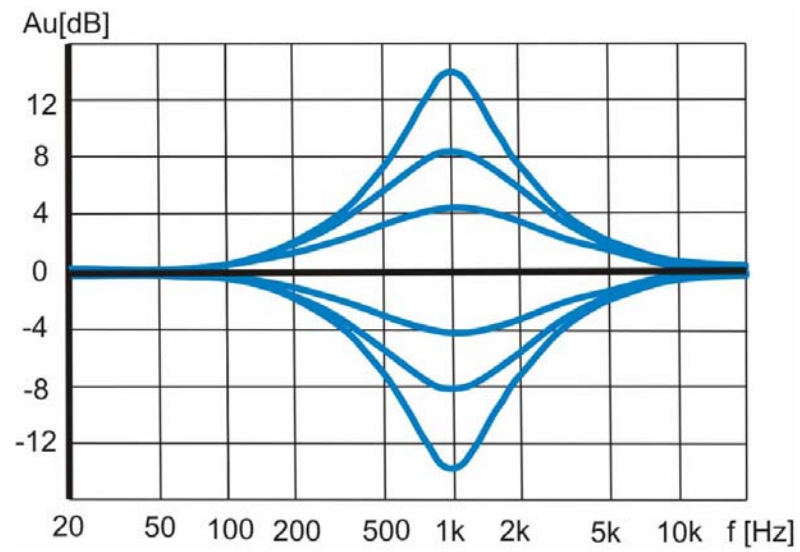
Jedním ze zástupců je obvod TDA7439. Obvod umožňuje kromě regulace vysokých a nízkých tónů také regulaci středního akustického pásma (obr. 7). Dovoluje regulaci v rozmezí ± 14 dB. V obvodu je také integrován přepínač čtyř vstupů a regulace hlasitosti s maximálním útlumem -47 dB s regulací po 1 dB [17].

Katalogový list uvádí odstup mezi levým a pravým kanálem 90 dB. Pokud by bylo nutné odstup zvýšit, musely by být použity dva oddělené obvody. Odstup signál/šum je 106 dB, což je sice relativně dobrá hodnota, ale při použití například výše zmíněného zpětnovazebního korektoru by mělo být možné dosáhnout lepších hodnot.

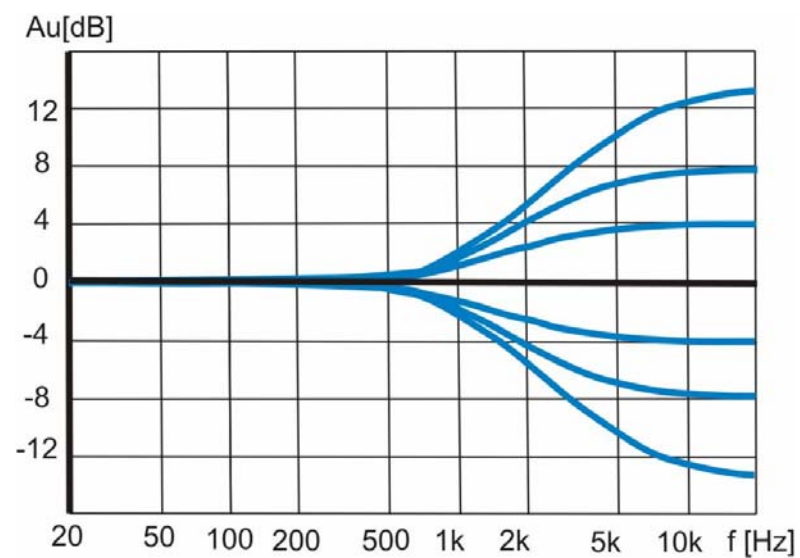
Obvod má nízkou přebuditelnost, jelikož je navržen pro nesymetrické napájecí napětí maximálně 10,2 V. Průběh regulace nízkých tónů viz. obr. 6, není tak optimální, jako například u zpětnovazebního korektoru. Pro regulaci je použita strmá pásmová propust. Její kmitočet lze pouze posouvat úpravou vnějších doprovodných pasivních součástek. Pro regulaci vysokých tónů je už regulace příznivější (obr. 8), protože od mezního kmitočtu už charakteristika jen roste (regulace není tvořena pásmovou propustí). Mezní kmitočet pro zdůraznění vysokých tónů se opět nastavuje vnějšími pasivními součástkami [17].



Obr. 6: Průběh regulace nízkých tónů [17]



Obr. 7: Průběh regulace středních tónů [17]



Obr. 8: Průběh regulace vysokých tónů [17]

2 OPERAČNÍ ZESILOVAČE

Operační zesilovač, dále jen OZ, je stejnosměrný rozdílový zesilovač. V porovnání s diskretními tranzistorovými zesilovači je OZ prostorově i finančně úspornějším řešením. Tyto zesilovače jsou konstruovány tak, aby pomocí vnější zpětné vazby bylo možné měnit chování celého zesilovače (zesílení, frekvenční charakteristiku ...). V jednom pouzdru může být integrováno několik OZ. OZ se v dnešní době běžně používají i v analogové technice. Hlavními sledovanými parametry v audiotechnice jsou :

- šířka pásma [MHz]
- rychlost přeběhu [$V/\mu s$]
- CMRR – odstup signál/šum [dB]
- Ekvivalentní vstupní šumové napětí [nV / \sqrt{Hz}]
- Maximální napájecí napětí [V]
- Minimální zatěžovací impedance [Ω]

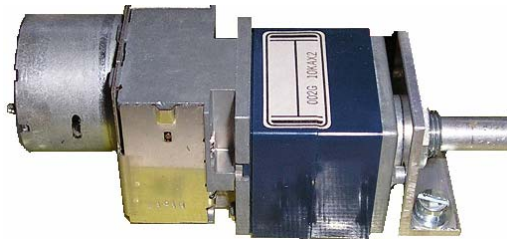
V tab. 1 jsou uvedeny vlastnosti některých jednoduchých OZ.

Typ OZ	Šířka pásma [MHz]	rychlost přeběhu [$V/\mu s$]	CMRR [dB]	Ekv.vst. šumové n. [nV / \sqrt{Hz}]		Max. napájecí napětí [V]	Minimální zatěžovací impedance [Ω]	Orient. cena [Kč]
				30 Hz	1kHz			
LT1028	75	15	126	1,0	0,85	22 V	600	220
OP37	63	17	126	3,1	3,0	± 22 V	600	45
LME49710	55	20	120	6,4	2,5	± 18 V	600	70
NE5534	10	13	100	5,5	3,5	± 22 V	600	12
TL071	4	16	86	45	18	± 18 V	2 k	8

Tab. 1: Přehled vlastností některých OZ [9],[21]

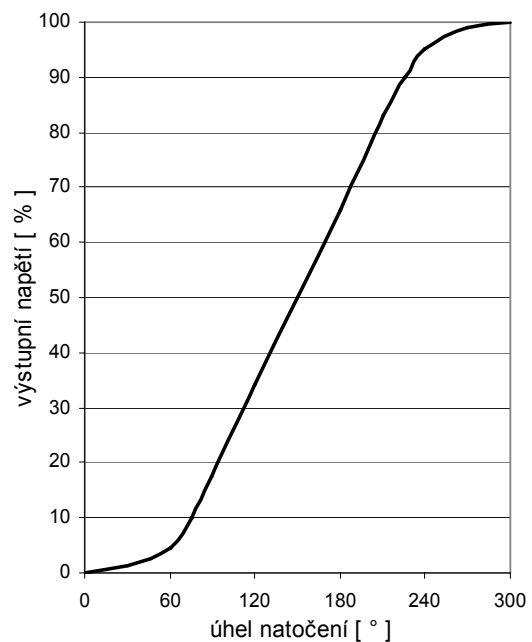
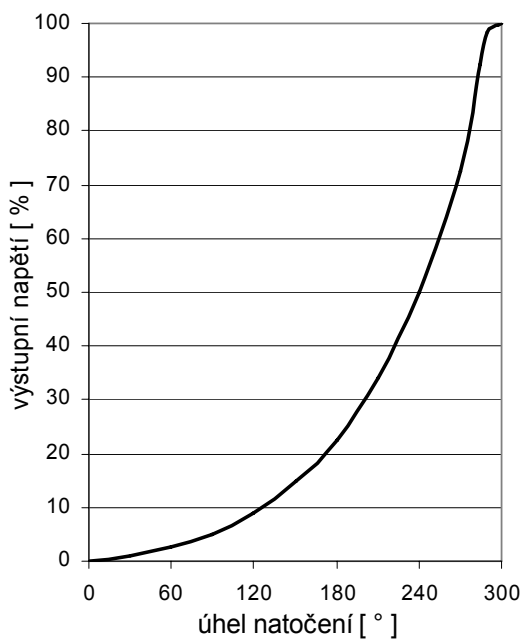
3 MOTORICKÉ POTENCIOMETRY

Běžné potenciometry není možné ovládat na dálku, proto je nutné přidat motorický pohon. Jelikož musí být i nadále možnost přímé regulace, je potřeba, aby mezi motorkem a samotným potenciometrem byla kluzná spojka. Jednou z mála firem vyrábějící motorické potenciometry je japonská firma ALPS. Na českém trhu jsou běžně k dostání pouze lineární a logaritmické dvojitě potenciometry o hodnotách 10 K a 100 K. Na obr. 9 je obrázek potenciometru ALPS.



Obr. 9: Motorický potenciometr ALPS

Motorek je řízen stejnosměrným napětím v rozmezí 4-6 voltů. Směr otáčení je dán polaritou napětí. Maximální kroutící moment je $45 \text{ mN} \cdot \text{m}$. Výrobce udává minimální životnost 15 000 cyklů. Rozsah natočení je 300° - celý rozsah je schopen překonat za 12 sekund při napájení 5 voltů. Průběh výstupního napětí pro logaritmickou dráhu potenciometru RK27112MC 10KAX2 je zobrazen na obr. 10 a průběh lineární dráhy potenciometru RK27112MC 10KBX2 je na obr. 11.



Obr. 10: Průběh logaritmické dráhy [19]

Obr. 11: Průběh lineární dráhy [20]

4 DÁLKOVÉ OVLÁDÁNÍ - IR PŘENOS

Slouží pro vysílání informací pomocí infračerveného světelného paprsku. Na rozdíl od radiového přenosu nejsou potřeba žádné vysokofrekvenční prvky. K odeslání informace je nutná LED dioda emitující infračervené záření na straně odesílatele. Na straně příjemce je nutný pouze prvek citlivý na infračervené světlo – zpravidla fototranzistor. Moderní přijímače v sobě integrují i pomocné obvody pro demodulaci nosné složky signálu. Nosný kmitočet se používá nejčastěji 36 a 38 kHz.

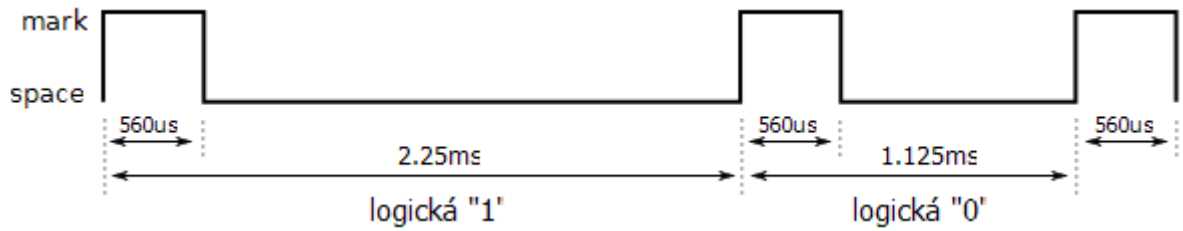
Pokud je obecně nutné poslat impuls určité délky (např. 1 ms), není dioda rozsvícena na 1 ms, ale po dobu 1 ms jsou vysílány impulzy s kmitočtem 36 nebo 38 kHz. Nosný kmitočet se používá z důvodu eliminace rušivého infračerveného záření (např. sluneční svit). Jinak by nebylo možné detekovat pouze paprsek z IR LED diody vysílače.

Příkladem protokolů pro ovládání spotřební elektroniky jsou protokoly NEC nebo RC5.

4.1 Protokol NEC

Protokol NEC byl vyvinut společností NEC Electronics. Rámec se skládá ze start bitu a 32 datových bitů (obr. 14), první dva byte jsou vyhrazeny pro adresu zařízení. Třetí byte nese informaci o kódu stisknutého tlačítka, čtvrtý byte je redundantní a je pouze bitovou negací třetího byte a slouží pro kontrolu správnosti přijatého kódu tlačítka. První verze protokolu definovala adresu zařízení pouze prvním byte (druhý byl pouze negací prvního pro kontrolu), nová verze protokolu umožňuje pro adresu zařízení použít i druhý byte. Je tedy možno adresovat až 2^{16} zařízení s 2^8 kódů tlačítek. Jako první se odesílá nejméně významný bit (LSB).

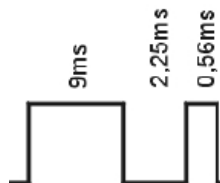
Pro kódování je využita pulzně šířková modulace (obr. 12). Délka každého pulzu je konstantní 0,56 ms. Log.1 a log.0 se mezi sebou liší v délce periody. Log 0 má délku periody 1,125 ms a log 1 délku 2,25 ms. Délka rámce tedy není konstantní, ale mění se na základě hodnoty odesílané informace [6], [14].



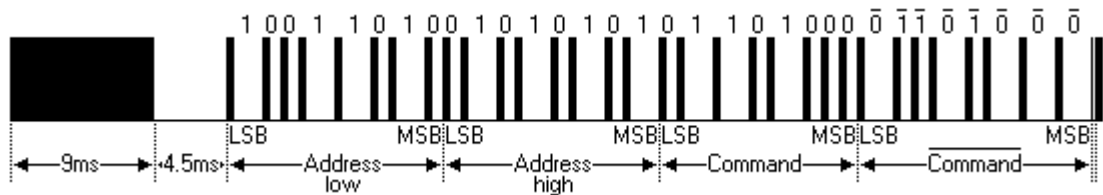
Obr. 12: Modulace log.1 a log 0 protokolem NEC [13]

Impulz synchronizačního start bitu je dlouhý 9 ms, za ním následuje mezera o délce 4,5 ms. S ohledem na nízkou spotřebu vysílače není při držení tlačítka neustále odesílán celý 4byteový rámec, ale jen opakovací sekvence po 108 ms od okamžiku odeslání start bitu. První z opakovacích impulzů má délku 9 ms, následuje mezera 2,25 ms a pak standardní impulz 0,56 ms (obr. 13) [14].

Modulační frekvence NEC protokolu je 38 kHz.



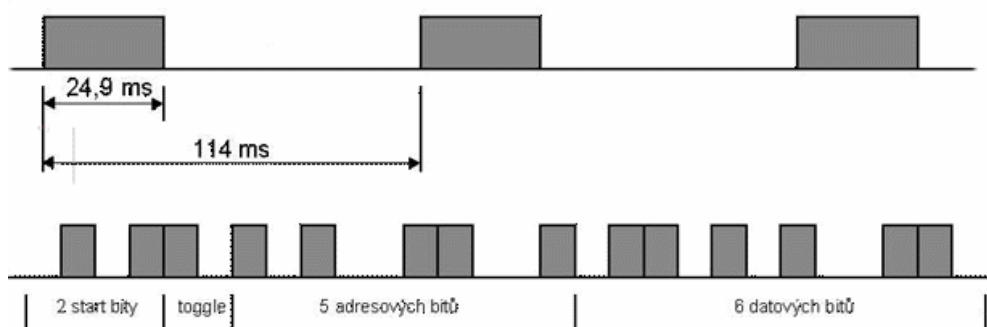
Obr. 13: Struktura opakovací sekvence [13]



Obr. 14: Příklad datového rámce protokolu NEC [13]

4.2 Protokol RC5

Datový rámeček (obr. 15) začíná dvěma synchronizačními start bity, pak následuje toggle bit, 5bitová adresa zařízení a 6bitový kód stisknutého tlačítka. Hodnota toggle bitu se mění s každou změnou stisknutí tlačítka. Pokud je tlačítko drženo tak se toggle bit nemění a celý rámeček je odesílán opakovaně. Protokolem lze tedy adresovat $2^5 = 32$ zařízení s $2^6 = 64$ kódů tlačítek. Protokol používá bi-phase kódování – logická hodnota je rozlišena změnou fáze signálu. Signál je modulován na nosný kmitočet 36 kHz [6].



Obr. 15: Příklad jednoho datového rámce protokolu RC5 [6]

Délka rámce je konstantní bez ohledu na hodnotu odesílaných dat. Délka odeslání log 1 nebo log 0 je shodná a to 1,778 ms. Datový rámeček obsahuje celkem 14 bitů, z čehož plyne, že data jsou odesílány vždy po dobu 24,892 ms. Jednotlivé rámce mají mezi sebou časovou prodlevu cca 89 ms [6].

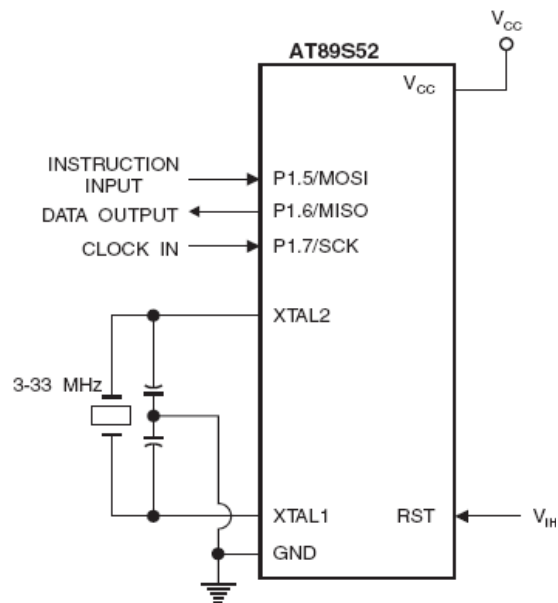
5 MIKROPOČÍTAČ AT89S52

ATMET AT89S52 je 8 bitový, nízkopříkonový, CMOS mikropočítač vycházející z koncepce Intel 8051. Rozložení pinů zůstává také kompatibilní (obr. 18). Jsou však přidány alternativní funkce portů například pro třetí čítač/časovač nebo pro sériové ukládání programu přes SPI. V pouzdru je integrována 8 kB FLASH paměť pro program, která má minimální udávanou životnost 1000 zapisovacích cyklů. Tato paměť je v provozu určena pouze pro čtení. Mikropočítač je vyroben za použití nonvolativní paměťové technologie ATLMEL. Má oddělenou paměť (adresný prostor) pro program a data - harvardská architektura. AT89S52 je vyráběn v pouzdrech DIP40, PLCC 44 a PQFP/TQFP 44 [10],[16].

Základní parametry :

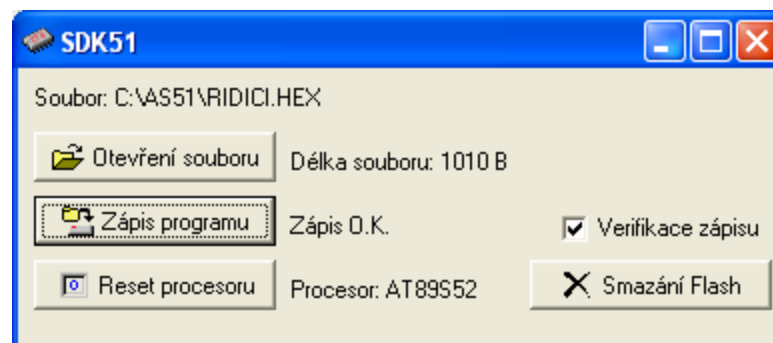
- 8 kB FLASH paměť pro program
- 256 B interní datová RAM
- 32 vstupně-výstupních linek (čtyři 8bitové porty)
- napájecí napětí 4-5,5 V
- hodinový kmitočet v rozsahu 0-33 MHz
- 8 zdrojů přerušení
- tři 16bitové čítače / časovače
- plně duplexní asynchronní sériový kanál (UART)
- sériové SPI rozhraní pro naprogramování FLASH
- programovatelný watchdog
- dva režimy pro úsporu el. energie
- příznak vypnutí napájení [10],[16]

Mikropočítač zachovává zpětnou kompatibilitu pro uložení programu v paralelním režimu. Nově je přidána možnost programování přes sériovou SPI linku. Jak je zřejmé z obr. 16, jsou pro tento režim programování využity tři bity portu P1 – sériový vstup dat P1.5 (MOSI), výstup P1.6 (MISO) a hodinový signál P1.7 (SCK). Pro komunikaci s programátorem je nutné mikropočítač držet v resetu – přivedením logické 1 na vstup RST.

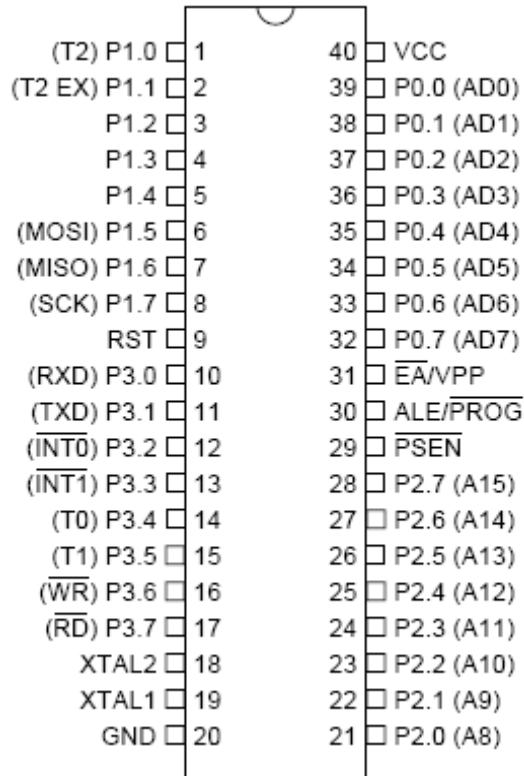


Obr. 16: Sériový download AT89S52 [16]

Pro odeslání programu je možno využít například program SDK51, okno programu je na obr. 17. Ten umožňuje odeslat program z formátu Intel HEX. Programátor umožňuje také verifikaci programu nebo jeho smazání. Je také možno mikropočítač manuálně resetovat.



Obr. 17: Prostředí programu SDK51[10]



Obr. 18: Rozložení vývodů [16]

5.1 Čítače / časovače

Mikropočítač AT89S52 obsahuje 3 čítače/časovače. Čítače/časovače 0 a 1 jsou plně kompatibilní s Intel 8051, čítač/časovač 2 je přidán a obsahuje další rozšiřující funkce.

5.1.1 Řídící registry

Registr IE - adresa A8h

Slouží pro povolení přerušení (log 1 – povoleno; log 0 - zakázáno)

- bit 7 - EA - globální povolení přerušení
- bit 5 - ET2 - čítač/časovač 2
- bit 4 - ES - sériový port
- bit 3 - ET1 - čítač/časovač 1
- bit 2 - EX1 - externí přerušení 1
- bit 1 - ET0 - čítač/časovač 1
- bit 0 - EX0 - externí přerušení 0

Registr TCON - adresa 88h

Slouží pro programové spouštění časovačů nebo pro indikaci přetečení.

- bit 7 - TF1 - indikace přetečení čítače/časovače 1
- bit 6 - TR1 - spuštění čítače/časovače 1
- bit 5 - TF0 - indikace přetečení čítače/časovače 0
- bit 4 - TR0 - spuštění čítače/časovače 0
- bit 3 - IE1 - indikace přijetí externího přerušení 1
- bit 2 - IT1 - konfigurace aktivace externího přerušení 1
 - IT1 = 1 – přerušení aktivováno sestupnou hranou vstupu $\overline{INT1}$
 - IT1 = 0 – přerušení aktivováno log 0 na vstupu $\overline{INT1}$
- bit 1 - IE0 - indikace přijetí externího přerušení 1
- bit 0 - IT0 - konfigurace aktivace externího přerušení 0
 - IT1 = 1 – přerušení aktivováno sestupnou hranou vstupu $\overline{INT0}$
 - IT1 = 0 – přerušení aktivováno log 0 na vstupu $\overline{INT0}$

Registr TMOD - adresa 89h

Nastavení režimu časovačů/čítačů.

- bit 7 - GATE - čítač/časovač 1 - řízení hradlování; spolu s TR1 aktivuje čítač/časovač 1
- bit 6 - C/T - přepínání mezi režimem čítače 1 nebo časovače 1
 - C/T = 1 – čítá impulzy z vnějšího zdroje bit -TR1
 - C/T = 0 – čítá impulzy oscilátoru (režim časovače)
- bit 5 - M1 - volba jednoho ze čtyř režimů čítače/časovače 1
- bit 4 - M0 - volba jednoho ze čtyř režimů čítače/časovače 1
- bit 3 - GATE - č/č 0 - řízení hradlování; spolu s TR0 aktivuje čítač/časovač 0
- bit 2 - C/T - přepínání mezi režimem čítače 0 nebo časovače 0
 - C/T = 1 – čítá impulzy z vnějšího zdroje bit -TR0;
 - C/T = 0 – čítá impulzy oscilátoru (režim časovače)
- bit 1 - M1 - volba jednoho ze čtyř režimů čítače/časovače 0
- bit 0 - M0 - volba jednoho ze čtyř režimů čítače/časovače 0

Konfigurace bitů M0 a M1 pro volbu režimu čítače/časovače 0 a 1 je uvedena v tab. 2.

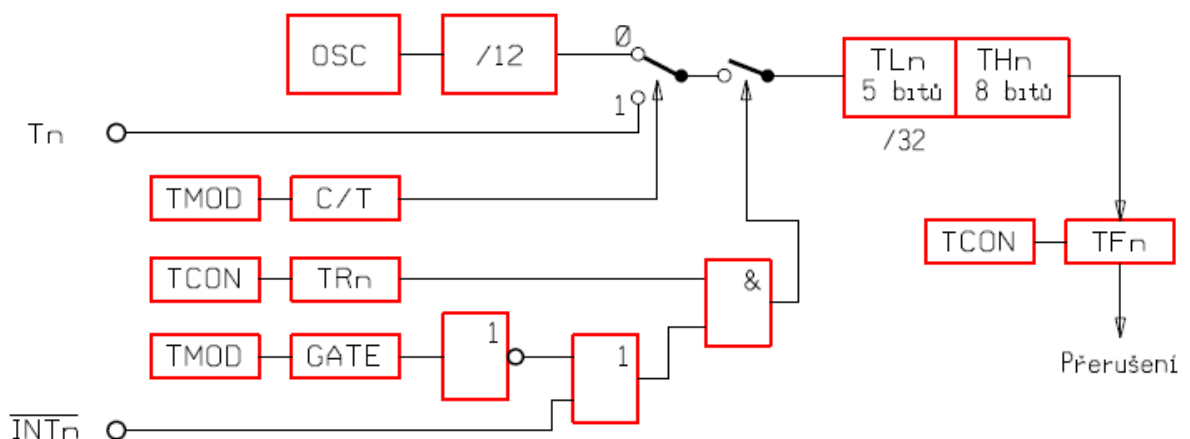
M1	M0	Mód
0	0	Mód 0
0	1	Mód 1
1	0	Mód 2
1	1	Mód 3

Tab. 2: Módy čítačů / časovačů [16]

5.1.2 Čítač/časovač 0 a 1

Mód 0

Pracuje v 13 bitovém režimu. Registr čítače TLn je 5bitový a registr THn 8bitový. Je-li $C/Tn = 0$ jsou čítány impulzy z oscilátoru (dělené - modulem 12). Je-li $C/Tn = 1$, čítá impulzy z vnějšího zdroje - vstup Tn . Dále je čítač/časovač ovládán programově pomocí bitů TRn a $GATEn$ a fyzickým vstupem \overline{INTn} . Při přetečení je nastaven bit TFn na log. 1, pokud je povoleno přerušení, CPU provede jeho obsluhu. Tento bit je po dokončení obsluhy přerušení automaticky nulován. Struktura je na obr. 19 [11].



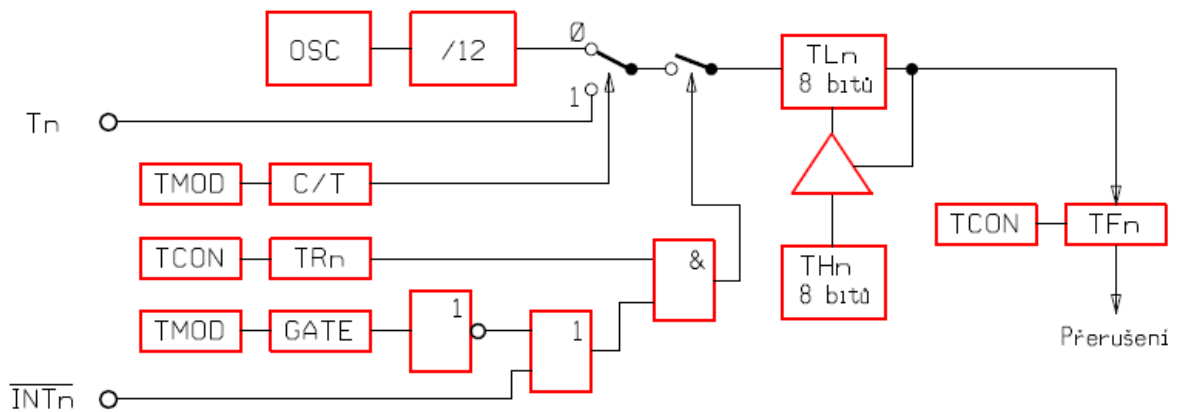
Obr. 19: Struktura čítače / časovače v módu 0 [11]

Mód 1

Funkce je shodná s módem 0, ale čítač pracuje v 16 bitovém režimu (TLn je 8 bitový).

Mód 2

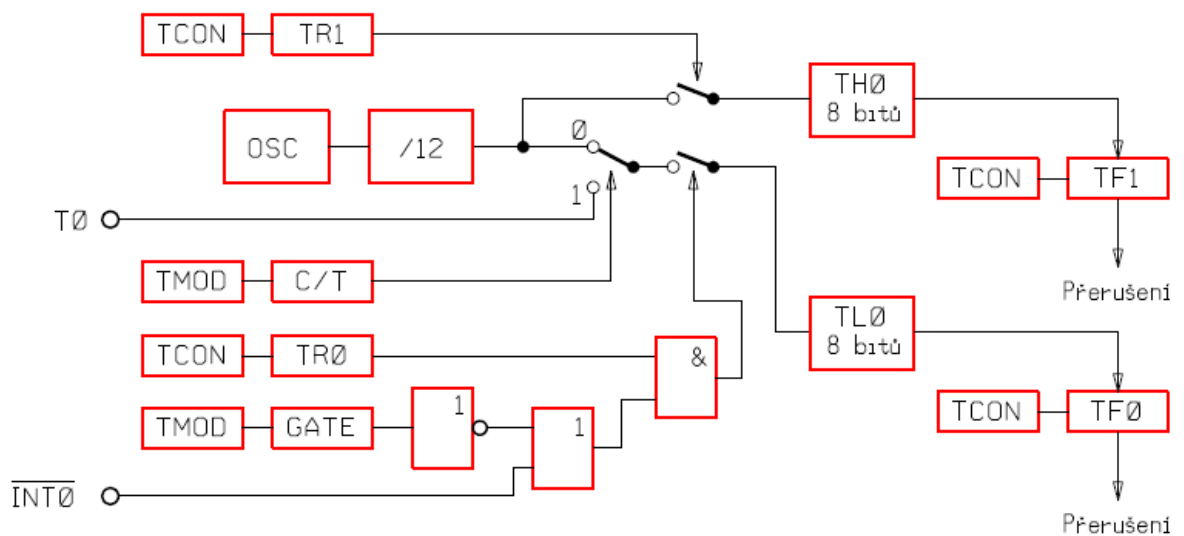
Čítač/časovač je pouze 8 bitový (obr. 20). TLn je registr čítače s obvodovým přednastavením (reload registr). Po přetečení je jeho hodnota automaticky nastavena na hodnotu v registru THn [11].



Obr. 20: Struktura čítače / časovače v módu 2 [11]

Mód 3

Čítač/časovač 0 je rozdělen na dva samostatné čítače. V registru $TL0$ je standardní 8 bitový čítač ovládaný shodně s módem 0 a 1. V registru $TH0$ lze čítat pouze impulzy oscilátoru (dělené 12) a čítač je možno ovládat pouze bitem $TR1$. Díky použití bitu $TR1$ z čítače/časovač 1 už nelze čítač/časovač standardně využívat. Struktura je na obr. 21 [11].



Obr. 21: Struktura čítače/časovače 0 v módu 2 [11]

5.1.3 Čítač/časovač 2

AT89S52 má oproti výchozí verzi 8051 přidaný třetí čítač/časovač. Nastavení se provádí nastavením příslušných bitů v registru T2CON a T2MOD. Režim je nastaven bity RCLK+TCLK, CP/RL2 a TR2. Nastavení bitů pro volbu módu jsou uvedeny v tab. 3.

RCLK+TCLK	CP/RL2	TR2	Mód
0	0	0	16 bitový režim s přednastavením (Auto-reload)
0	1	1	16 bitový záchytný režim (input capture)
1	x	1	Generátor přenosové rychlosti pro sériová kanál
x	x	0	vypnut

Tab. 3: Módy Čítače/časovače 2 [16]

Povolení jednotlivých přerušení se provádí nastavením jednotlivých bitů v registru IE. Pokud je detekováno přerušení a je povoleno v registru IE, CPU začne vykonávat obsluhu, jejíž instrukce začínají na určité adrese (vektoru přerušení) viz tab.4 .

Adresa	Zdroj	Povolovací bit v reg. IE
0003 h	Vnější přerušení 0 (vstup INT0 – P3.2)	IE.0
000B h	Přerušení čítače/časovače 0	IE.1
0013 h	Vnější přerušení 1 (vstup INT1 – P3.3)	IE.2
001B h	Přerušení čítače/časovače 1	IE.3
0023 h	Sériový kanál	IE.4
002B h	Přerušení čítače/časovače 2	IE.5

Tab. 4: Vektory přerušení [10]

II. PRAKTICKÁ ČÁST

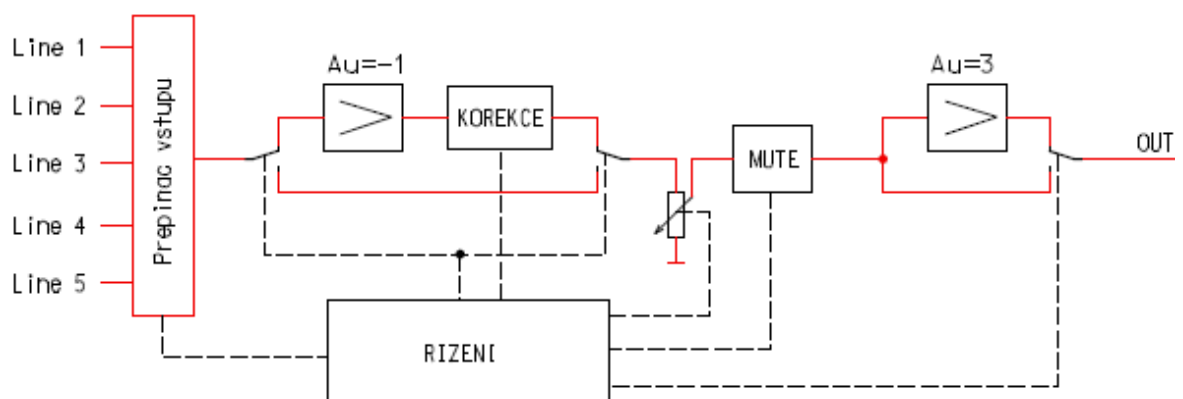
6 KONCEPCE PŘEDZESILOVAČE

Hlavním požadavkem byla výroba zvukově kvalitního stereofonního zařízení s možností dálkového ovládání. Audio předzesilovač bude mezičlánkem mezi zdrojem signálu (CD, DVD přehrávač, satelitní přijímač ...) a výkonovým koncovým zesilovačem. Součástí předzesilovače bude regulace vysokých a nízkých tónů a samozřejmě regulace hlasitosti. K zařízení bude možnost připojit prostřednictvím linkových vstupů 5 zařízení.

Koncepce analogové části je co nejjednodušší s co nejmenším počtem aktivních prvků tak, aby nedocházelo ke zbytečnému zkreslení signálu a zhoršení odstupů signál/šum. Pro eliminaci přeslechů signálu mezi levým a pravým kanálem budou kanály úplně oddělené s vlastními napájecími transformátory. Jednotlivé aktivní prvky, tedy vstupní (korekční) část a výstupní část, bude možno vyřadit pomocí několika relé. Signál tak bude mít možnost projít ze vstupu přímo na výstup. Jediným stálým prvkem vřazeným do cesty bude potenciometr hlasitosti (režim direct). Blokové schéma je na obr. 22.

Pro korekci vysokých a nízkých tónů je použit zpětnovazební korektor, který má v porovnání s pasivním lepší šumové vlastnosti, které již byly popsány v teoretickém rozboru a také lze lépe nastavit požadované průběhy regulace vysokých a nízkých tónů. Digitálně řízené korektory nebyly použity z důvodu nemožnosti oddělení jednotlivých kanálů a kvality zvuku. Korektor je ovládán pomocí pasivních potenciometrů, tudíž je pro možnost dálkové regulace nutné použít motorické potenciometry. Do zařízení byly vybrány potenciometry firmy ALPS.

Všechny zesilovače v zařízení jsou realizovány nízko-šumovými operačními zesilovači.

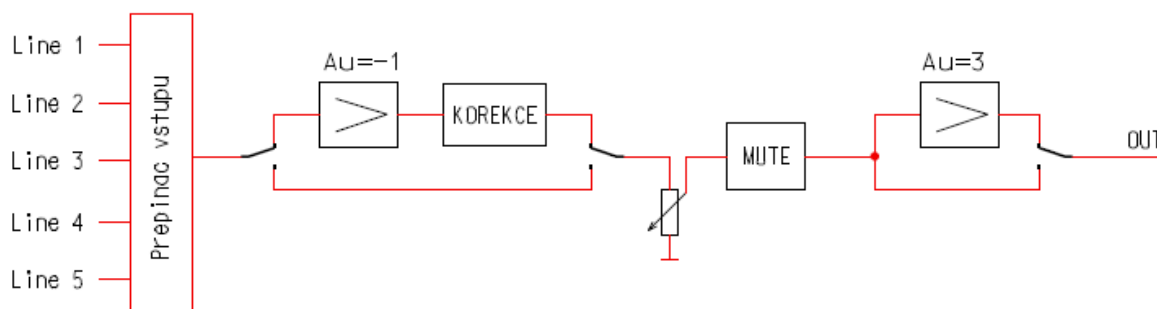


Obr. 22: Blokové schéma řízení

7 ANALOGOVÁ ČÁST

Zpětnovazební korektor je umístěn před potenciometr hlasitosti. Nevýhodou této koncepce je již zmíněné zhoršení přebuditelnosti předzesilovače, ale korektor na druhou stranu pracuje s vyšším napětím a nezhoršuje tak zásadně šumové vlastnosti obvodu. Před samotným korektorem je vřazen vstupní zesilovač pro impedanční přizpůsobení. Jelikož celý korekční článek otáčí fázi o 180° , je vstupní zesilovač zapojen tak, aby fázi také otočil o 180° , čímž se fázové posuny vykompenzují a celkový fázový posuv je pak teoreticky roven nule. Vstupní zesilovač nemění absolutní velikost napětí, jeho zesílení je tedy $A_U = -1$. Vstupní a korekční obvod je možno vyřadit pomocí relé.

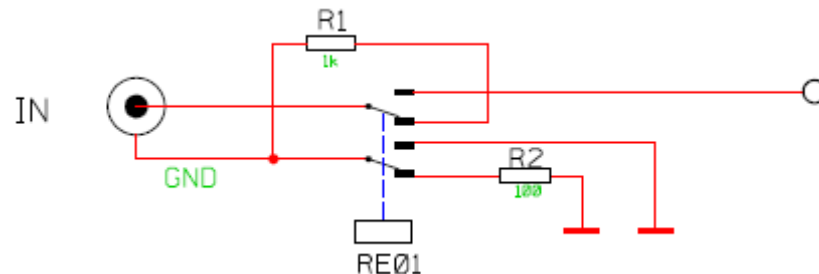
Za potenciometr hlasitosti je vřazen výstupní zesilovač. Ten slouží pro výstupní impedanční přizpůsobení. Je použit v neinvertujícím zapojení se zesílením $A_U = 3$. Velikost zesílení je volena s ohledem na to, aby bylo možné i s menším napětím zdroje signálu plně vybudit výkonový zesilovač. V předzesilovači budou použity operační zesilovače OP37, které mají optimální vlastnosti a akceptovatelnou cenu, viz tabulka tab.1. Celý výstupní zesilovač lze opět přemostit pomocí relé tak, aby jím neprocházel signál (obr. 23) [5].



Obr. 23: Koncepce analogové části

Signál levého a pravého kanálu je oddělen už v přepínači vstupů. Na každý vstup každého kanálu je jedno relé se dvěma přepínacími kontakty. Kromě signálu je připínána také zem

zdroje signálu (např. CD přehrávač) se zemí předzesilovače. Pokud není daný vstup aktivní, jsou obě země spojeny přes odpor R2, který je při aktivaci vstupu přemostěn. Pokud není vstup aktivní, odpor R1 slouží pro útlum napětí ze zdroje signálu, aby byly potlačeny přeslechy do předzesilovače. Obvodové řešení jednoho vstupu je na obr. 24.



Obr. 24: Přepínač jednoho vstupu

Signál je nejprve impedančně přizpůsoben operačním zesilovačem OZ1. Jeho zesílení je dáno poměrem rezistorů R8 a R7 (4). Pak následuje samotný zpětnovazební korektor s operačním zesilovačem OZ2. Obvodové řešení jednoho kanálu je na obr. 25.

$$A_U = -\frac{R8}{R7} = -\frac{20000}{20000} = -1 \quad (4)$$

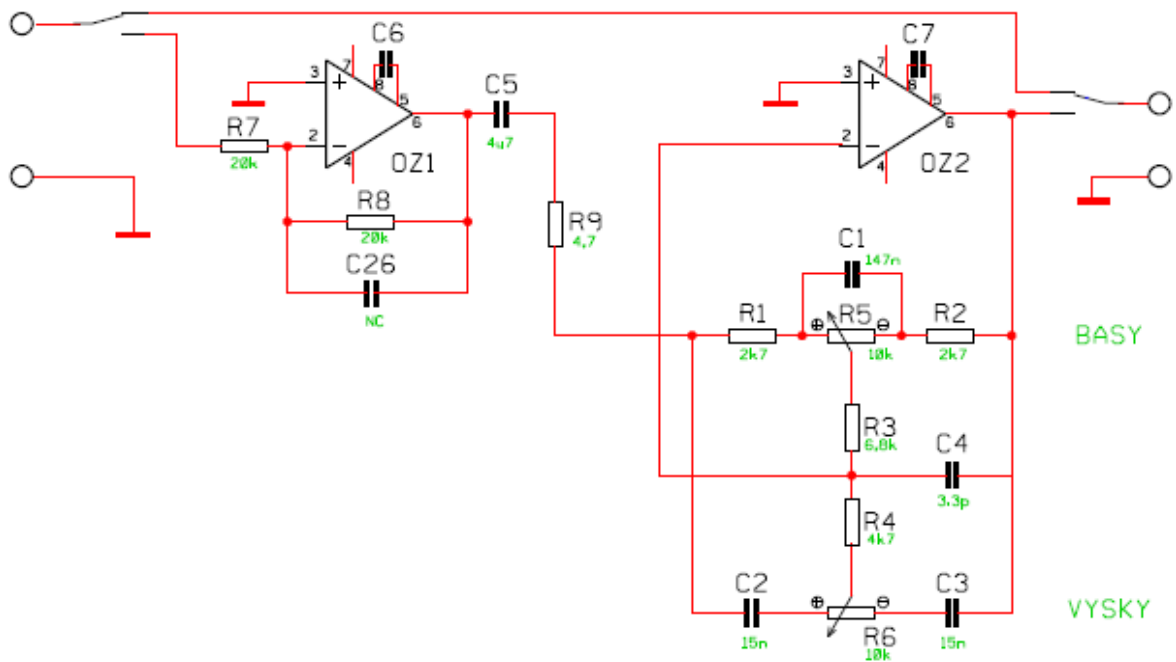
Vstupní impedance zesilovače (5) je přibližně rovna rezistoru R7 [15].

$$Z_{vst} = R7 \cdot \left(\frac{1}{\frac{R7}{R} + \frac{A_0 \cdot R7}{R8}} \right) + 1 \cong R7 \cong 20k\Omega \quad (5)$$

$$\frac{1}{R} = \frac{1}{R8} + \frac{1}{R7} + \frac{1}{r_1}$$

Kde : A_0 zesílení OZ bez zpětné vazby

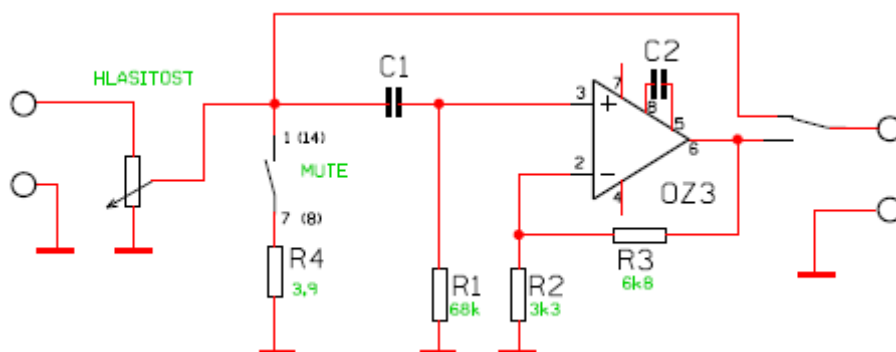
r_1 vstupní odpor OZ bez zpětné vazby



Obr. 25: Obvodové řešení vstupní části a zpětnovazebního korektoru [8]

Za korektorem je umístěn potenciometr pro regulaci hlasitosti a relé pro funkci MUTE (obr. 26). Pokud je funkce MUTE aktivována je přes odpor R4 signál “přikostřen“ k zemi, čímž je umlčen. Pak je signál impedančně a napěťově zesílen pomocí OZ3. Napěťové zesílení je dáno vztahem (6) [1].

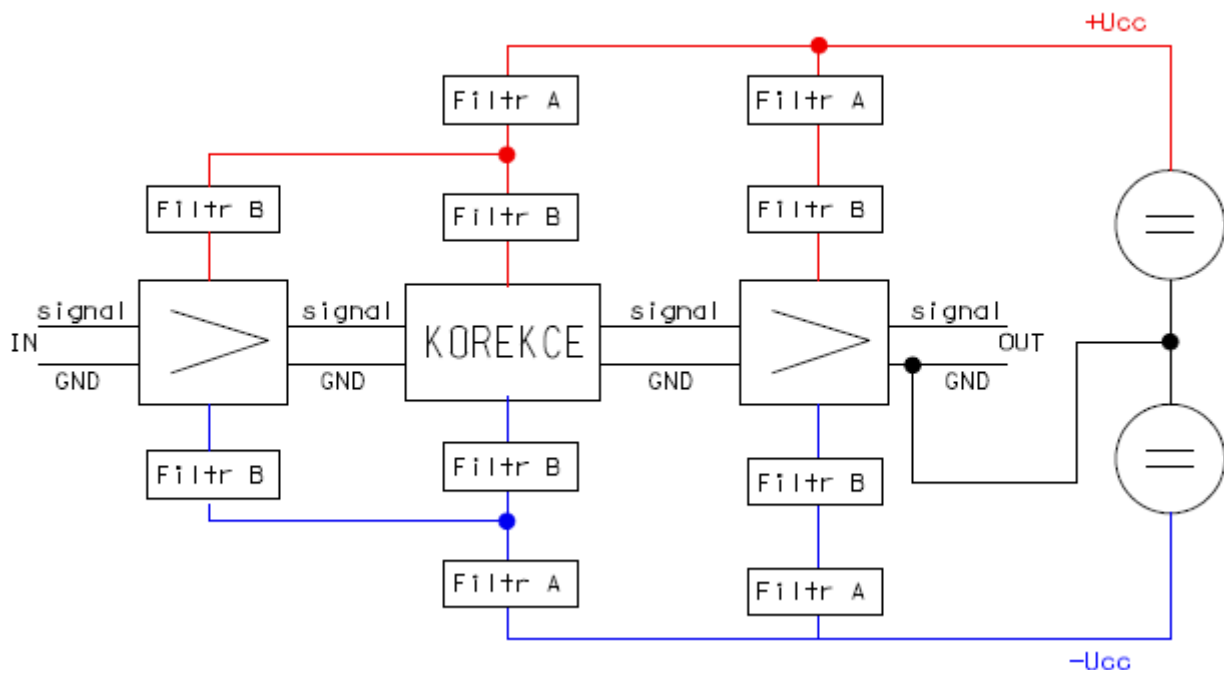
$$A_U = 1 + \frac{R_3}{R_4} = 1 + \frac{6800}{3300} \cong 3 \quad (6)$$



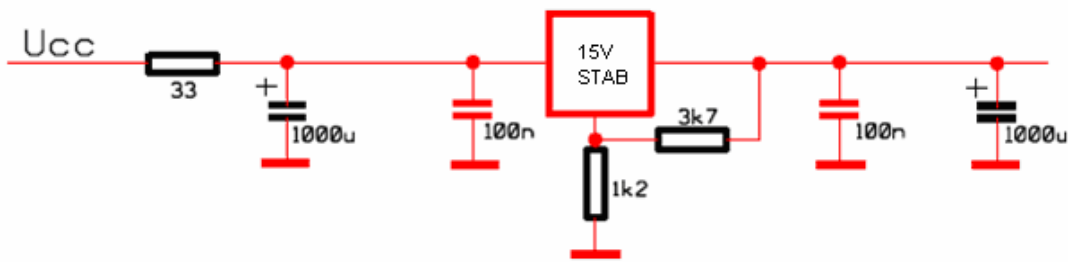
Obr. 26: Obvodové řešení výstupní části

Velkou pozornost v analogové části je nutné věnovat filtraci napájení pro jednotlivé zesilovače. Zesilovače jsou mezi sebou propojeny signálovou zemí. Pokud by jejich napájení byly připojeny přímo na jedno společné napájecí napětí i se zemí, vznikly by mezi signálovou a napájecí zemí proudové smyčky. Ty by způsobovaly brum, který je samozřejmě pro zařízení nežádoucí. Proto je využita jen jedna společná zem pro signál a napájení (v rámci jednoho kanálu). Kladné a záporné póly napájení by však přímým propojením mezi zesilovači mohly vytvářet další proudové smyčky. Pro jejich eliminaci má každý zesilovač svoji filtrační část. Jednotlivé filtrace se skládají z RC článku (integrační členek), stabilizátoru napětí a dalšího RC článku.

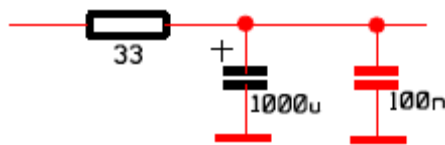
Konkrétní zapojení je zřejmé z blokového schématu (obr. 27). Obvodové řešení filtru "A" a "B" je zobrazeno na obr. 28 a obr. 29.



Obr. 27: Napájení analogových obvodů



Obr. 28: Struktura filtru A



Obr. 29: Struktura filtru B

Operační zesilovače jsou dimenzovány na napětí ± 20 V. Pro špatnou dostupnost 20 voltových stabilizátorů byly zvoleny 15 voltové stabilizátory, jejichž řídicí vývod je zapojen na odporový dělič výstupního napětí v poměru 3:1, čímž je výstupní napětí stabilizováno na žádaných 20 V. Odporovým děličem je zhoršen činitel stabilizace. Ten však pro napájení OZ nepředstavuje větší problém, protože jsou za stabilizátor vloženy elektrolytické kondenzátory s dostatečně velkou kapacitou. Stabilizátory zde plní hlavně funkci omezení napětí, aby nedošlo ke zničení OZ, vlivem kolísání napájecího napětí, jelikož pracují na hranici maximálního dovoleného napájecího napětí.

Pro stabilizaci kladné napájecí větve jsou použity stabilizátory 7815 a 7915 pro zápornou. Pro zvýšení stability stabilizátoru je jeho vstup i výstup "zablokovan" keramickým SMD kondenzátorem.

8 ČÍSLICOVÁ ČÁST

Audio předzesilovač je řízen mikropočítačem Atmel AT89S52 24PU. Tento mikropočítač byl vybrán z důvodu snadného nahrávání programu z PC, dostupnosti v pouzdru DIP, příznivé ceně (cca. 50 Kč) a dostupnosti v obchodech.

Ovládací tlačítka na předním panelu nejsou přivedena na vstup mikropočítače přímo, ale pro úsporu vstupů je informace zakódována dvojicí kodérů HCF4532. Pro ovládání všech částí zařízení by nestačil počet výstupů mikropočítače, proto je pro zvýšení počtu výstupů použita čtveřice 8bitových posuvných registrů 74HC595. Všechny funkce zesilovače lze ovládat jak na předním panelu zesilovače, tak i prostřednictvím dálkového ovladače. Povelů jsou odesílány protokolem NEC s nosným kmitočtem 38 kHz.

Pro řídicí obvody jsou k dispozici dvě 5-ti voltové a jedno 12-ti voltové napájecí napětí. Prvních 5 V je k dispozici i ve stavu STAND-BY. Toto napájení je použito pro mikropočítač, kodéry tlačítek a infračervený přijímač, aby bylo možno zařízení kdykoliv spustit ze stavu STAND-BY. Se spuštěním zařízení je sepnuto relé, které zapne transformátor, z kterého jsou napájeny stabilizátory pro druhé 5-ti V a 12-ti V napájení (současně jsou zapnuty i dva transformátory pro analogovou část). Tyto napětí jsou dimenzována na větší výkonovou zátěž (celkem cca 10 W) a jsou k ní připojeny posuvné registry, relé, řízení motorických potenciometrů a LED diody na předním panelu.

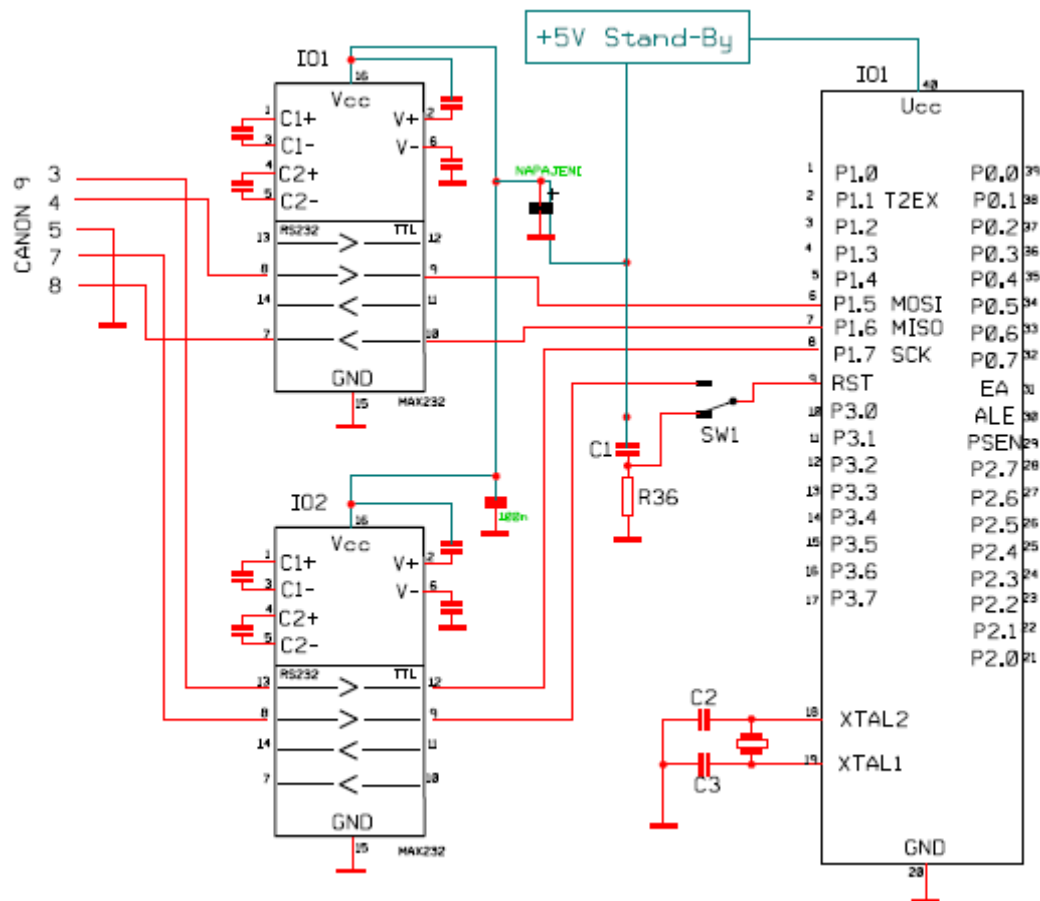
8.1 Programátor

Pro zavedení programu do flash paměti mikropočítače je využito sériového SPI rozhraní (je možno využít jen pro download programu, nikoli pro připojení periférií). Pro připojení k RS232 sériovému portu stolního počítače je nutné použít převodník na 5-ti voltovou logiku TTL. RS232 totiž definuje logickou 0 jako kladné napětí v rozmezí 3-15 V a logickou 1 jako záporné napětí v rozmezí (-3)-(-15) V.

Pro převod byl využit obvod firmy Maxim MAX232. K napájení obvodu stačí nesymetrických 5 V (obr. 30). Pro vytvoření kladného a záporného napětí má obvod svou vlastní "nábojovou pumpu". Výstupní úroveň RS232 je schopen definovat na cca. ± 9 V.

Pro přenos dat je potřeba tři převodníky z RS232 na TTL (bity MOSI-P1.5, SCK-P1.7, RST) a jeden převodník z TTL na RS232 (MISO-P1.6). Protože obvod MAX232 má dva převodníky RS232 na TTL a dva opačné, je potřeba použít dva odvoody MAX232.

Každý obvod je nutné doplnit čtyřmi kondenzátory o kapacitě 1 μ F.



Obr. 30: Převod RS232 na TTL

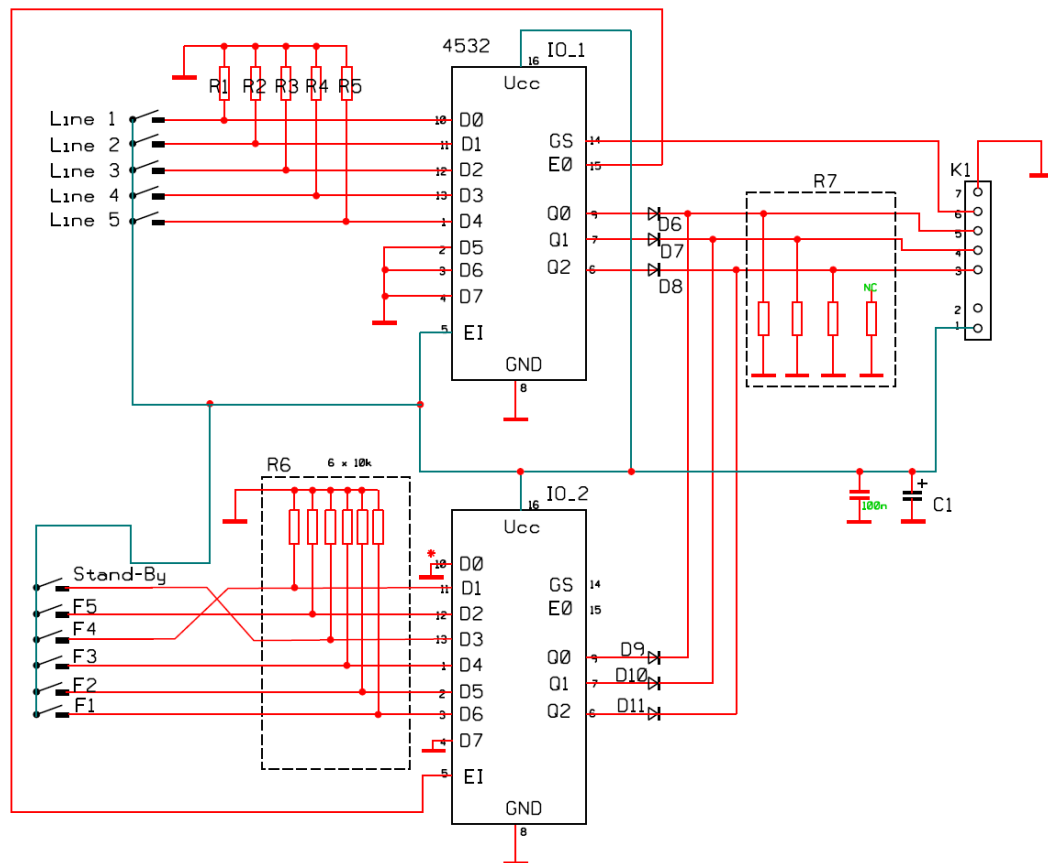
8.2 Kódování tlačítek předního panelu

Pro kódování je využit prioritní CMOS kódér HCF4532. Ten má 8 vstupů, které převádí na binární kód. Nejvyšší prioritu má vstup D7. Obvod obsahuje i vstup a výstup pro kaskádní řazení více obvodů. U kaskádního řazení však musí být přidán obvod, který vytvoří logický součet výstupů jednotlivých obvodů. To by však ještě nestačilo, protože horní část takového výstupního binárního slova musí být dále vypočtena.

Pokud je na libovolný vstup kodéru přivedena log. 1, na výstupu E0 se objeví log.1, která je přivedena na vstup EI vedlejšího obvodu v kaskádě. To způsobí zablokování vedlejšího obvodu, aby při stisku dvou tlačítek byl binární výstup správný.

Při použití dvou HCF4532 je tedy nutné mít 3 logická hradla OR pro logický součet, ty jsou pro zjednodušení nahrazena diodami a odpory, které v daném případě plní ekvivalentní funkci (obr. 31).

Nejvyšší bit adresy je v tomto případě dán výstupem GS prvního kodéru, který je v log.1, pokud je na vstup prvního kodéru D0-D7 přivedena log.1. V tomto případě je druhý kodér zablokován a nemůže binární slovo ovlivnit [12].



Obr. 31: Kódování tlačítek z předního panelu

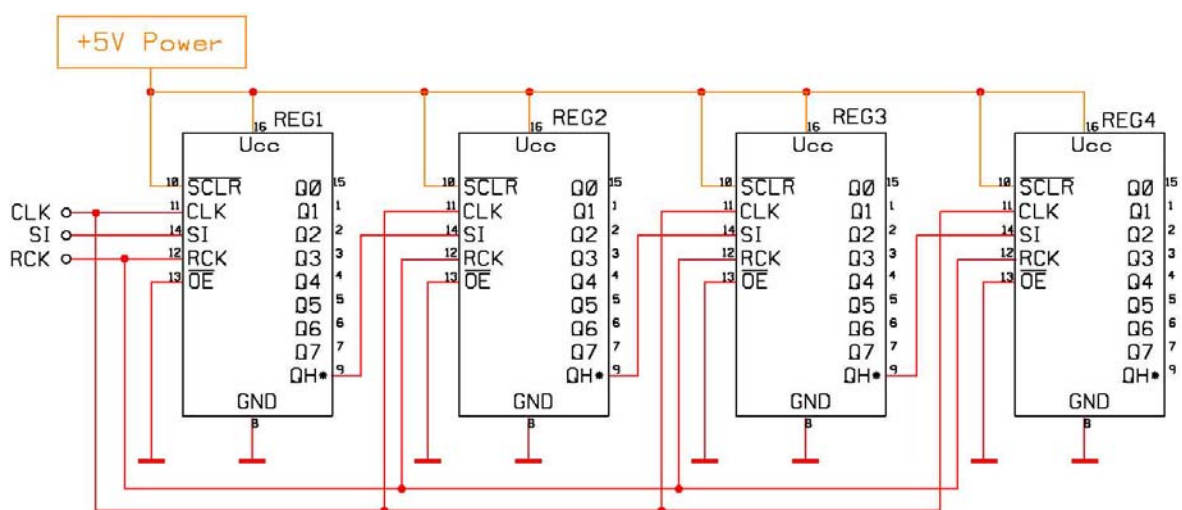
8.3 Posuvné registry

Pro řízení jednotlivých částí předzesilovače je nutný velký počet výstupů z mikropočítače. Ke zvýšení počtu výstupů jsou použity čtyři posuvné registry 74HC595 (obr. 32). Každý registr lze ovládat pomocí tří datových vodičů. Kaskádním řazením se nezvyšuje počet ovládacích vodičů, protože sériový vstup dat SI je přiveden na sériový výstup QH*

předchozího registru. Další výhodou posuvných registrů je větší proudová zatížitelnost v porovnání s výstupy mikropočítače. Maximální odebraný proud z výstupu je 35 mA, ale součet proudů nesmí přesáhnout 70 mA. Pro srovnání proudová zatížitelnost portu P2 u AT89S52 je 100 μ A při log 1 na výstupu.

Data se do registrů posílají standardním SPI protokolem. Na sériový vstup *SI* je přivedena logická hodnota, která je přivedením impulzu na vstup *CLK* zapsána do prvního vnitřního klopného obvodu a hodnota z prvního klopného obvodu je zapsána do dalšího v pořadí. Výstup z prvního registru *QH** je přiveden na vstup *SI* následujícího registru. V okamžiku, kdy jsou všechny klopné obvody v registrech naplněny daty (v tomto případě klopné obvody všech 4 registrů), je přiveden impulz na vstupy *RCK* všech čtyřech registrů a tím je obsah zapsán do záchytného registru. Z toho jsou data neustále zapisovány na výstupy, pokud je na vstupu \overline{OE} log.0. Tento vstup je v tomto případě přiveden na zem, aby byly data neustále zapisovány na výstupy. Vstup \overline{SCLR} slouží k nulování vnitřních klopných obvodů, ale zde je opět nevyužit (je na něj přivedena log 1) [18].

Prvním registrem je ovládáno řízení motorických potenciometrů. Druhým jsou přes pomocný tranzistorový budič s otevřeným kolektorem spínány relé přepínače vstupů a další pomocná relé. Posledními dvěma registry jsou ovládány LED na předním panelu.

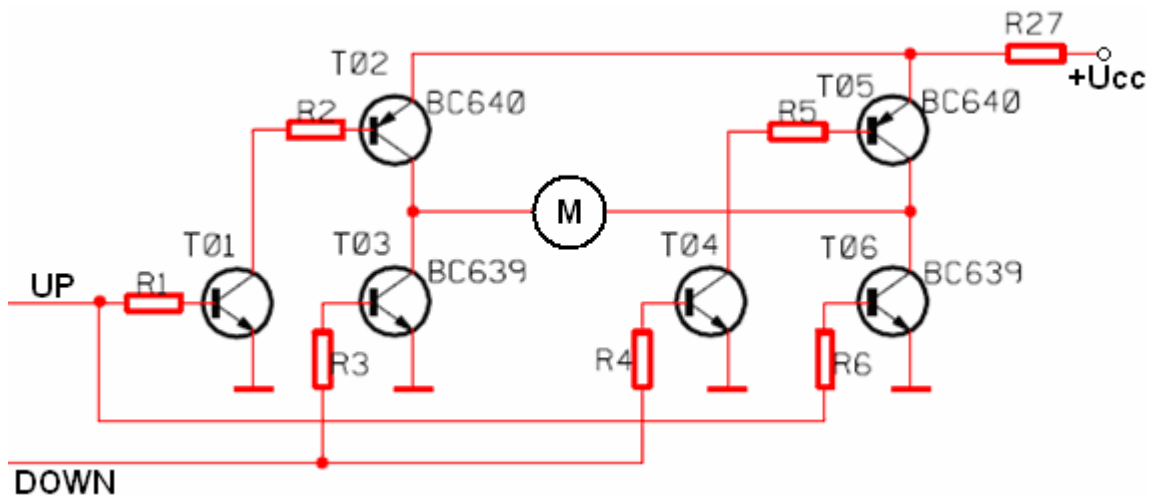


Obr. 32: Kaskádní spojení posuvných registrů

8.4 Řízení motorických potenciometrů

Pro řízení motorických potenciometrů je použito pouze nesymetrické napětí +12 V. Z toho důvodu byl navržen tranzistorový H-můstek (obr.33), který umožňuje měnit smysl (polaritu) výstupního napětí.

Pokud je na obou vstupech 0 V je na motorku také 0 V. Přivedením 5 V na první vstup "UP" dojde k sepnutí tranzistorů T6 a T1, který přes odpor R2 sepne T2. Pokud převedeme napětí na druhý vstup "DOWN", je sepnut tranzistor T3 a T4, který přes odpor R5 sepne T5 a tím bude na výstupu opačné napětí než v předchozím případě. Odpor R27 plní pouze ochranou funkci pro případ, že by byly sepnuty tranzistory pod sebou (tj. T2 a T3; T5 a T6). Maximální výstupní napětí je dáno napájecím napětím bez úbytku na přechodu kolektor-emitor na tranzistorech a úbytku na ochranném odporu R27.



Obr. 33: Tranzistorový H-můstek

9 SOFTWARE PRO MIKROPOČÍTAČ

Celý program pro mikropočítač je napsán v assembleru. Program je tvořen hlavní programovou smyčkou, která vykonává příkazy na základě informací přijatých od IR dálkového ovladače nebo tlačítek na předním panelu. Smyčka nenačítá data přímo z portů, ale jen z místa v paměti, do které jsou data vkládána v přerušeních. Díky obsluhám přerušení je možno do určité míry vytvářet program v částečně paralelně běžících blocích. V programu jsou implementovány tři obsluhy přerušení, dvě od čítačů/časovačů a jedno od vnějšího přerušení.

Vnější přerušení je generováno nástupnou hranou příchozího impulzu od IR přijímače. Jelikož protokol NEC používá pulzní šířkovou modulaci, je nutné měřit čas (časovač0) mezi jednotlivými náběžnými hranami a z časů následně vyhodnocovat příjem log.1 nebo log.0. Jestliže dva po sobě jdoucí impulzy přijdou po čase 1.125 ms jedná se o log. 0. Pokud přijdou impulzy po 2.25 ms jde o log.1. Každá nástupná hrana tedy generuje přerušení. V obsluze tohoto (vnějšího) přerušení je nejprve zjištěn stav časovače0, který měří čas mezi impulzy a pak je obsah vynulován, aby bylo možné měřit čas dalšího impulzu. Pokud je povel od IR ovladače přijat v pořádku, je do určitého místa v paměti zapsána informace o kódu stisknutého tlačítka. Z tohoto místa si pak čte informace hlavní programová smyčka.

Informace o stisknutém tlačítku na předním panelu také není načítána v hlavním programu, ale v obsluze přerušení časovače1. Protože před vykonáním příkazu jsou data nejprve programově filtrována, aby se zamezilo záskmitům tlačítka. Časovač1 generuje přerušení každých 32 ms.

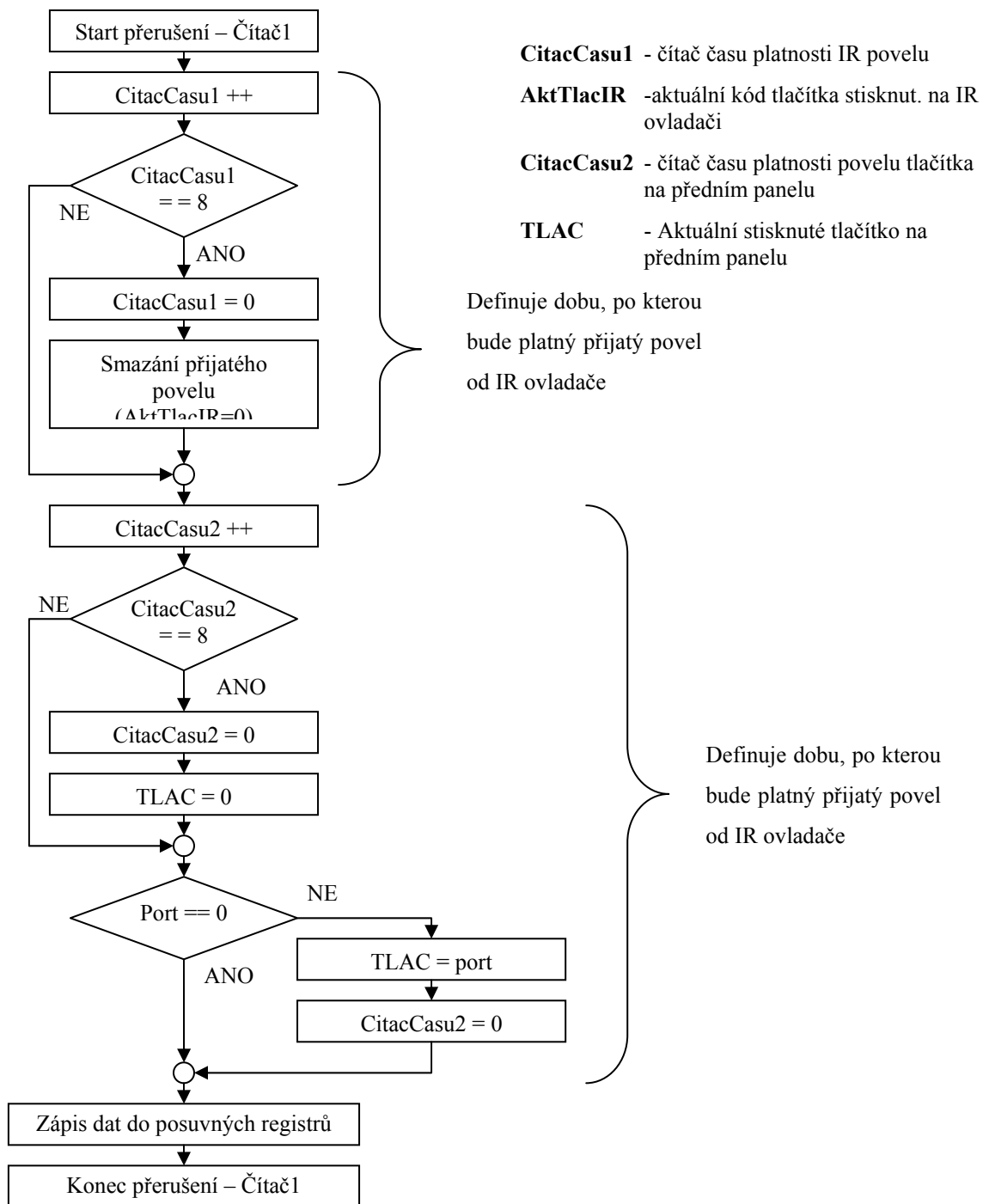
V obsluze přerušení časovače1 je také definován čas, po který je tlačítko dálkového ovladače považováno za stisknuté. Protokol NEC je schopen odvíšlat informaci o stisknutém tlačítku jen každých 114 ms. V průběhu tohoto času nemůže být tlačítko považováno za nestisknuté, proto je doba platnosti stisku tlačítka nastavena na 256 ms. Pokud dojde povel od ovladače po 114 ms znovu, je platnost tlačítka opět posunuta o dalších 256 ms [3] [4].

9.1 Obsluha přerušeni generované čítačem 1

Vývojový diagram je na obr. 34. Čítač 1 generuje přerušeni každých 32 ms. Nejprve je vyhodnocována doba, po kterou bude platný přijatý povel od IR ovladače. Jako první je inkrementována proměnná **CitacCasu1**. Pokud napočítá na 8 je počítadlo vynulováno a je smazána informace o povelu od IR ovladače. Toto počítadlo však může být průběžně nulováno, pokud je tlačítko neustále drženo (to je vyhodnoceno v obsluze vnějšího přerušeni INT0 – příjem IR dat).

V další části je kontrolováno stisknutí tlačítka na předním panelu. Nejprve je opět inkrementována proměnná **CitacCasu2**. Pokud napočítá až do 8 je počítadlo vynulováno a je smazána informace o stisknutém tlačítku v **TLAC** a vynulováno počítadlo **CitacCasu2**. Pokud je tlačítko neustále stisknuto, je proměnná **CitacCasu2** průběžně nulována, aby nedošlo k zapsání log.0 do proměnné **TLAC**. Zde je programově odfiltrováno zakmitnutí tlačítka, protože je čas platnosti kódu tlačítka posouván o 256 ms (8x32 ms) pokaždé, kdy je na portu definován binární kód tlačítka (hlavní programová smyčka tak zákmit nedetekuje).

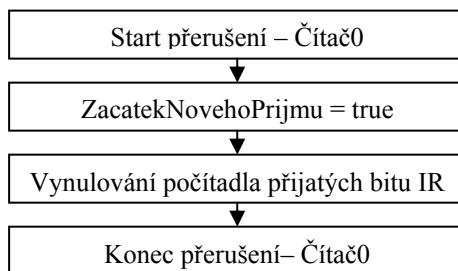
V poslední části programu je zapsána informace do posuvných registrů. Data jsou do nich tedy zapisována každých 32 ms. Parametry pro zápis jsou definovány na sdíleném paměťovém prostoru.



Obr. 34: Vývojový diagram obsluhy přerušeni čítače/časovače 1

9.2 Obsluha přerušeni generované čítačem 0

Čítač 0 generuje přerušeni pokud z IR čidla nepřijde žádný signál po dobu větší jak 32 ms. Po této době dojde k povolení příjmu nového kódu - pomocí proměnné **ZacatekNovehoPrijmu**. Zároveň je vynulováno počítadlo přijatých bitů od IR ovladače – proměnná **pocitadlo** (obr. 35).



Obr. 35: Vývojový diagram obsluhy přerušeni čítače/časovače 0

9.3 Obsluha přerušeni generované vnějším přerušeni – INT0

Slouží pro příjem IR povelu. Vývojový diagram je na obr. 36 a obr. 37. Pokud je povolen začátek nového příjmu (**ZacatekNoveho Prijmu = = true**), je vynulován stav čítače a zakázán začátek nového příjmu, aby bylo možné v následujícím přerušeni vyhodnotit čas mezi po sobě jdoucími nástupnými hranami.

Pokud tedy není nastaven příznak začátku nového příjmu, je vyhodnocen čas mezi přerušeni. Pokud má čítač hodnotu menší jak 2 (<0.256 ms) je příjem ukončen, protože nastala nějaká chyba v přenosu. Dále je vyhodnoceno, zda je stav čítač menší jak 12 (<1,5 ms). Zde je určitá časová rezerva pro rozpoznání log 0, která má čas definován na 1.125 ms. Pokud je vyhodnocen příjem log.0, je nastaven nejnižší bit pomocné proměnné **POM** na log.0, pomocná proměnná bitově rotována a inkrementováno počítadlo přijatých bitů - **pocitadlo**.

Pokud není přijata log.0 je testován příjem log 1 (stav čítače < 20 – menší jak 2,5 ms). Dále je testován příjem opakovacího bitu (stav čítače < 92 – menší jak 11,8 ms). Pokud je obdržen opakovací bit, je zapsána hodnota z proměnné **KodPosledni** (kód naposledy přijatého tlačítka) do **AktTlacIR** (aktuální kód tlačítka, který zpracovává hlavní

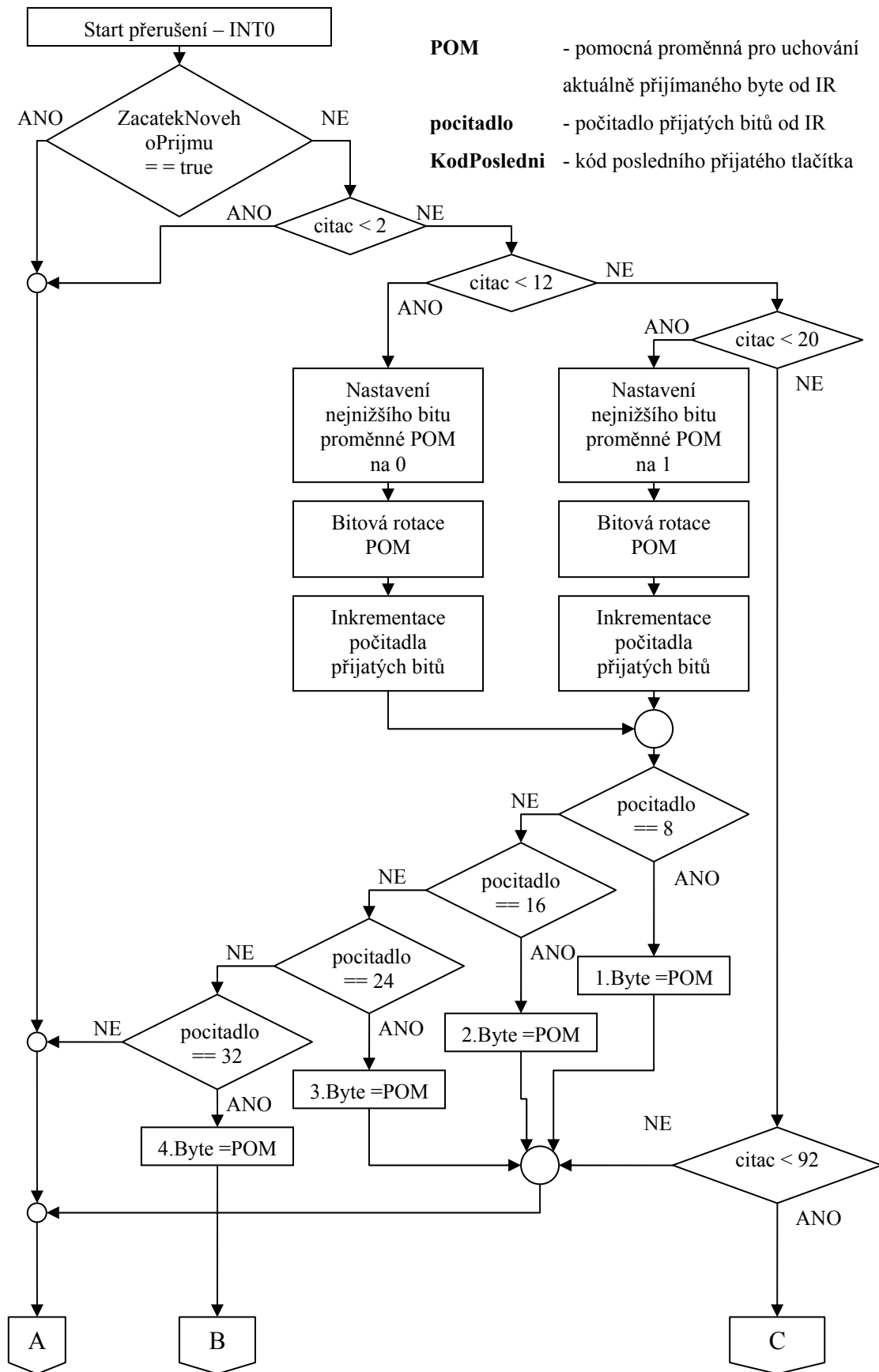
programová smyčka). Pokud není zaznamenán žádný přípustný čas je běh programu přesměřován na ukončovací sekvenci algoritmu.

Pokud je korektně přijata log.1 nebo log.0 algoritmus dále na základě počítadla přijatých bitů vyhodnocuje, zda byl dokončen příjem některého ze čtyř bytů. Pokud ano, tak je hodnota z pomocné proměnné **POM** zapsána na příslušné místo v paměti.

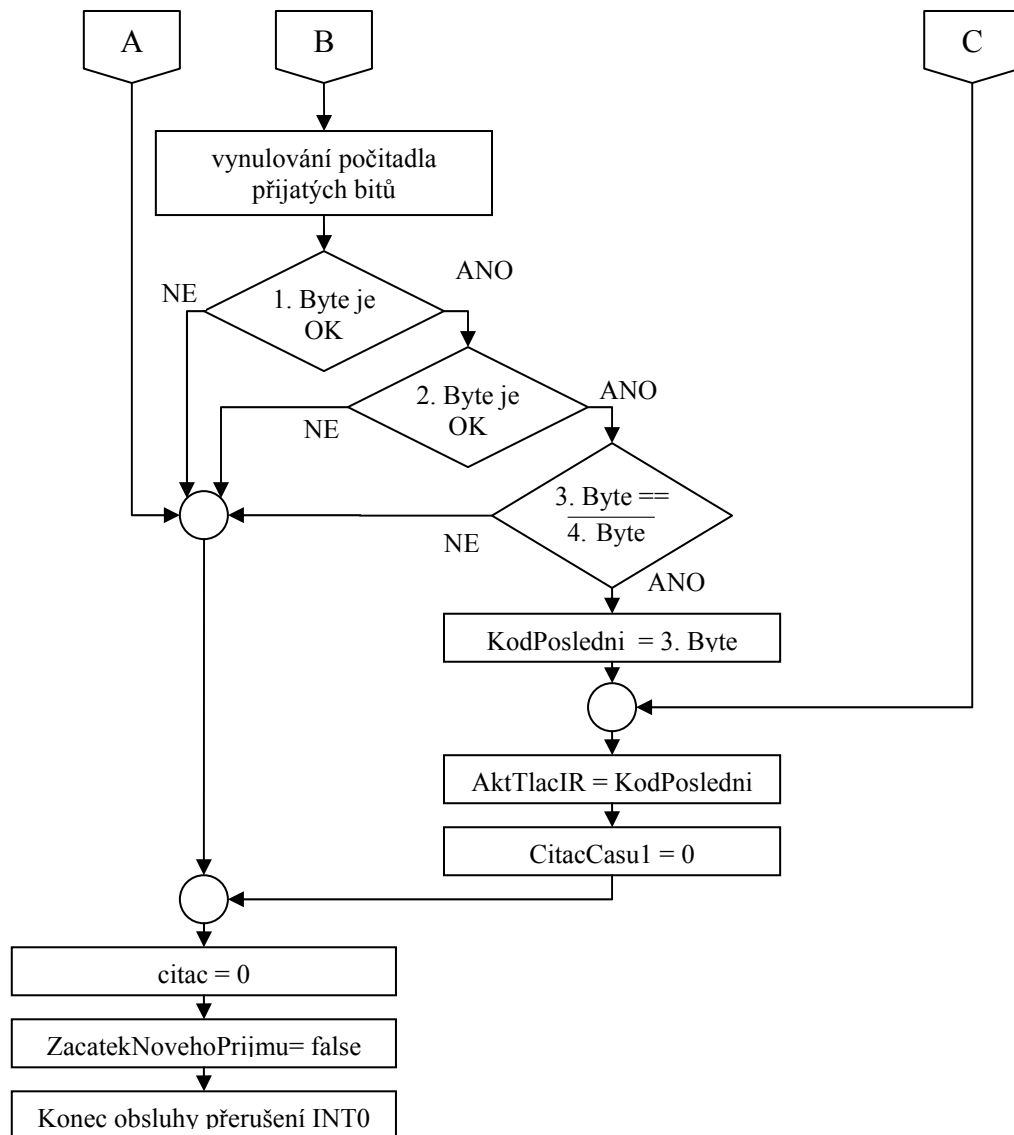
Po přijetí všech čtyřech bytů je vyhodnoceno, zda byl povel přijat od žádaného ovladače – na základě adresy tj. 1. a 2. BYTE a ověření správnosti přijatého kódu tlačítka – zda je 3.BYTE roven bitové negaci 4.BYTE. Po ověření správnosti přijatých dat je zapsán kód tlačítka (3.BYTE) do proměnné **KodPosledni** (kód naposledy přijatého tlačítka) a dále je zapsán ještě do proměnné **AktTlacIR** (aktuální kód tlačítka, který zpracovává hlavní programová smyčka). Pak následuje ještě vynulování **CitacCasu1**, aby byl počítán čas platnosti kódu ovladače – viz. obsluha přerušení čítače 1.

Nakonec je provedena ukončovací sekvence – vynulování čítače času mezi impulzy (**citac**) a zakázání začátku nového příjmu.

Pozn.: příznak začátku nového příjmu je nastaven pouze při chybném přijetí kódu nebo pokud IR čidlo nepřijme žádný signál po dobu delší jak 32 ms.



Obr. 36: Vývojový diagram obsluhy vnějšího přerušení INT0 – 1. část



Obr. 37: Vývojový diagram obsluhy vnějšího přerušení INT0 – 2. část

9.4 Hlavní programová smyčka

Hlavní program získává informace o stisknutých tlačítkách prostřednictvím proměnných **TLAC** a **AktTlacIR**. Kódy stisknutého tlačítka na předním (proměnná **TLAC**) panelu jsou uvedeny v tab. 5. Kódy přijaté od dálkového ovladače (**AktTlacIR**) v tab. 8.

Program ovládá jednotlivé části zesilovače zápisem na výstupní port nebo zápisem do posuvných registrů rozšiřujících výstupy. Zápis není prováděn přímo hlavním programem. Hlavní program mění pouze hodnotu jednotlivých bitů v proměnných **REG1**, **REG2**, **REG3** a **REG4**. Fyzický zápis do posuvných registrů je prováděn každých 32 ms prostřednictvím přerušení od časovače1.

Nejdříve je inicializována paměť, tj. vynulování proměnných. Pak je povoleno přerušení a nastaveny časovač. Pak program opakovaně vyhodnocuje zda nebylo stisknuto některé tlačítko na IR ovladači nebo na předním panelu.

Pokud je zařízení v zapnutém stavu a přijde informace o stisku vypínacího tlačítka, provede se vypínací sekvence a program přejde do cyklu, ve kterém jen testuje, zda nebylo opět stisknuto tlačítko zapnutí (ať už na předním panelu nebo na IR ovladači). Po zapnutí se opět provede zapínací sekvence.

Dále je vyhodnocován příchod povelu pro přepínání vstupů Line1 - Line5, povely dalších funkčních tlačítek a povely pro regulaci vysokých a nízkých tónů a regulace hlasitosti.

U dvoustavových tlačítek (zapnuto/vypnuto) je po přijetí příslušného kódu tlačítka program přesměrován do smyčky tak, aby čekal dokud je tlačítko stále drženo – tím je zajištěno, že nedojde k periodickému přepínání (po dobu, kterou je tlačítko drženo). Jednotlivé kroky jsou zřejmé z vývojového diagramu obr. 38 a obr. 39.

Aktivace jednotlivých LED diod, relé a dalších obvodů je v hlavní programové smyčce prováděna nastavením příslušného bitu, seznam jednotlivých bitů je v tab. 6 a tab. 7.

Kód (desítkově)	Název tlačítka
3	Power
6	Amplif. on
5	+6dB
4	Tone
1	Direct
2	Mute
8	Line 1
9	Line 2
10	Line 3
11	Line 4

Tab. 5: Kód stisknutého tlačítka – přední panel

Bit	Funkce
P0.4	Stand-By LED
P0.5	RELÉ – Napájení předzesilovače
REG1.0	RELÉ – Výkonový zesilovač
REG1.1	NC
REG1.2	Výšky - nahoru
REG1.3	Výšky - dolů
REG1.4	Basy - nahoru
REG1.5	Basy – dolů
REG1.6	Hlasitost – nahoru
REG1.7	Hlasitost – dolů
REG2.0	Relé Tone (korekce)
REG2.1	Relé +6dB
REG2.2	Relé Mute
REG2.3	RELÉ - Line 1
REG2.4	RELÉ - Line 2
REG2.5	RELÉ - Line 3
REG2.6	RELÉ - Line 4
REG2.7	RELÉ - Line 5

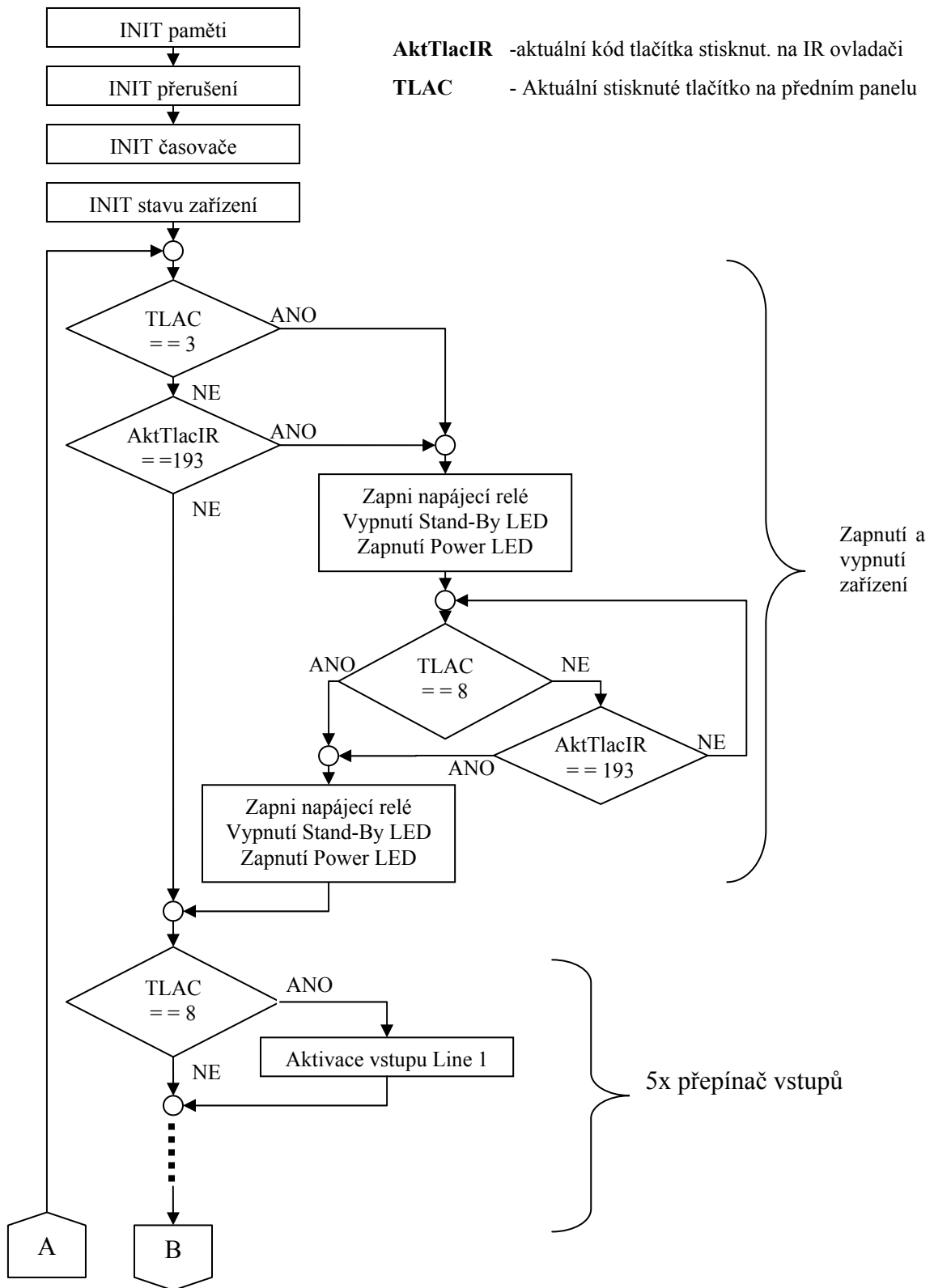
Tab. 6: Význam jednotlivých bitů – port P0, REG1 a REG2

Bit	Funkce
REG3.0	NC
REG3.1	LED Line 1
REG3.2	LED Line 2
REG3.3	LED Line 3
REG3.4	LED Line 4
REG3.5	LED Line 5
REG3.6	LED Basy
REG3.7	LED Výšky
REG4.0	LED Volume
REG4.1	LED Mute
REG4.2	LED Direct
REG4.3	LED Tone
REG4.4	LED +6dB
REG4.5	LED Amplif
REG4.6	Power LED
REG4.7	NC (LED podsvětlení)

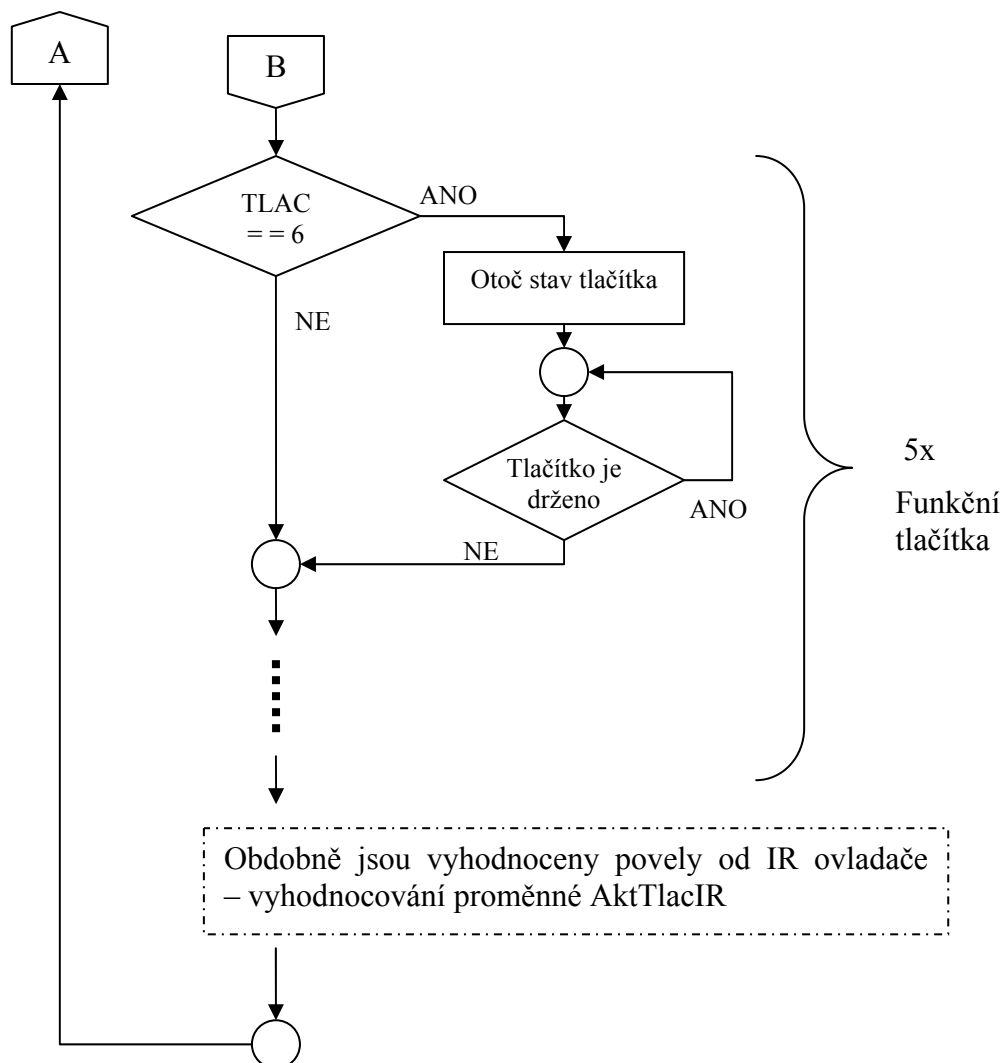
Tab. 7: Význam jednotlivých bitů –REG3 a REG4

Kód (desítkově)	Název tlačítka
192	Mute
193	Power
194	+6dB
195	Tone (Korekce)
196	Direct
197	Line 1
198	Line 2
199	Line 3
200	Line 4
201	Line 5
210	Hlasitost – dolů
211	Amplif on
212	Hlasitost – nahoru
214	Basy – nahoru
216	Výšky – nahoru
217	Basy – dolů
235	Výšky – dolů

Tab. 8: Kód stisknutého tlačítka - IR ovladač



Obr. 38: Vývojový diagram hlavní smyčky – 1. část

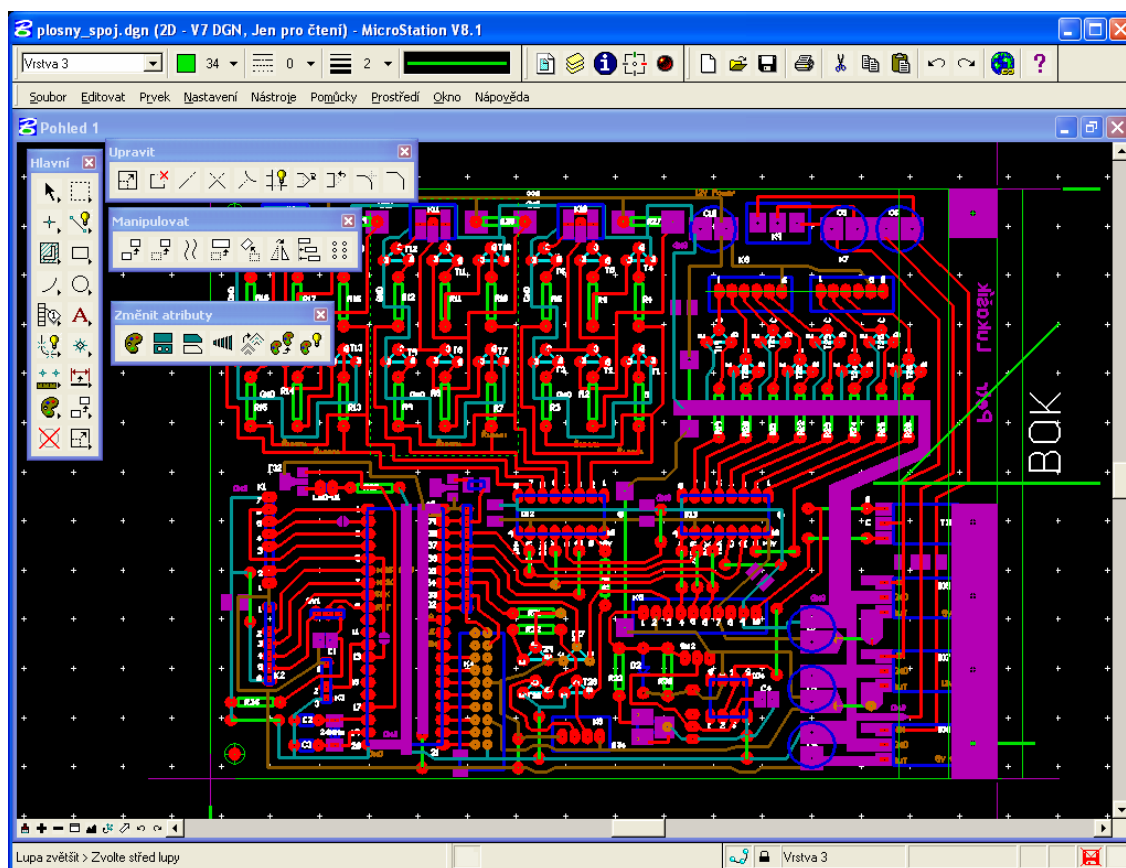


Obr. 39: Vývojový diagram hlavní smyčky – 2. část

10 NÁVRH A VÝROBA DPS

Pro návrh DPS je možno použít specializovaný software. Jedním z nejznámějších je Eagle. V prvním kroku umožňuje nakreslit schéma zapojení obvodu. V druhém kroku uživatel rozmístí pouzdra jednotlivých součástek. Program pak vygeneruje vodivé cesty podle navrženého schéma [2]. DPS byly však z důvodu přesného dodržení zásad pro vedení signálových cest navrženy manuálně v kreslicím programu MicroStation (obr. 40).

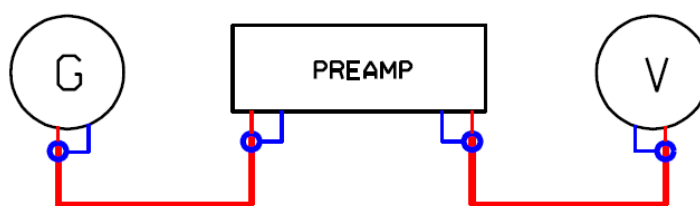
DPS byly vyrobeny fotografickou cestou. Cuprexit byl nejprve zbaven vrstvy oxidu pomocí jemné brousící vaty. Pak byla nanášena fotocitlivá vrstva (sprej Positiv 20). Návrh DPS byl vytisknut na transparentní fólii, která slouží jako maska pro osvětlení foto citlivé vrstvy ultrafialovým světlem. Osvětlená část byla odstraněna ve vývojce (1% roztok NaOH). Pak následovalo leptání v roztoku HCl, H₂O₂ a H₂O (kyseliny chlorovodíkové, peroxidu vodíku a vody) v poměru 1:1:2. DPS byly ošetřeny ochranou vrstvou na bázi kalafuny (sprej SK-10). Tato ochrana zlepšuje “pájitelnost“ a chrání před oxidací mědi. Posledním krokem bylo vrtání děr. Pro většinu součástek postačovaly díry o průměru 0,8 mm, výjimečně byly DPS vrtány na průměre 1,2 a 1,6 mm.



Obr. 40: Návrh DPS

11 PRAKTICKÉ OVĚŘENÍ FUNKCE PŘEDZESILOVAČE

Frekvenční charakteristiky byly naměřeny pro pět různých průběhů korekčního obvodu (dvě v režimu zdůraznění, dvě v režimu potlačení a jedna při nulovém zdůraznění). Vstupní napětí pro jednotlivá měření bylo $u_{IN} = 0,5 V$. Naměřené výstupní napětí pro pravý kanál je uvedeno v tab. 9 a napětí pro levý kanál v tab. 10. Schéma zapojení je na obr. 41. Měření byly efektivní hodnoty vstupního a výstupního napětí.



Obr. 41: Schéma zapojení pro měření

Použité měřicí přístroje :

G Harmonický generátor TESLA Typ : 12XG025

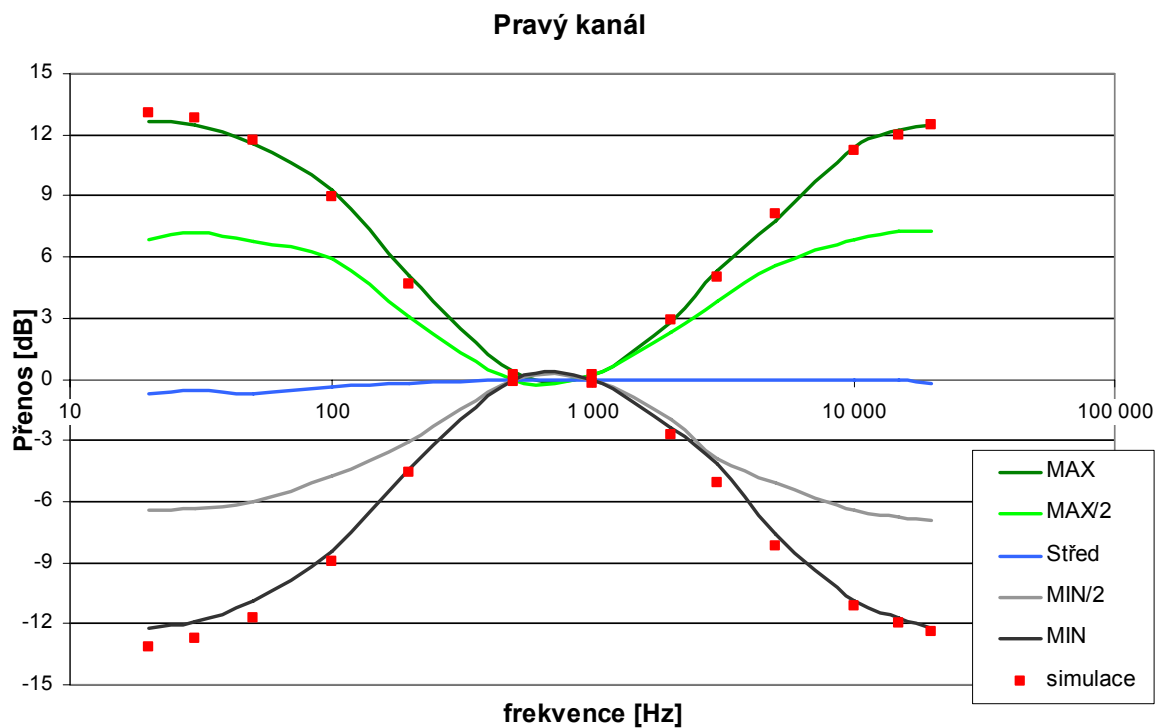
V Milivoltmetr TESLA Typ : BM494

	MAX	MAX/2	střed	MIN/2	MIN
f [Hz]	U_{OUT1} [V]	U_{OUT2} [V]	U_{OUT3} [V]	U_{OUT4} [V]	U_{OUT5} [V]
20	2,14	1,10	0,46	0,238	0,122
30	2,10	1,14	0,47	0,240	0,127
50	1,90	1,09	0,46	0,250	0,143
100	1,45	0,99	0,48	0,290	0,189
200	0,90	0,71	0,49	0,35	0,300
500	0,52	0,50	0,50	0,50	0,50
1 000	0,51	0,51	0,50	0,50	0,50
2 000	0,69	0,65	0,50	0,40	0,38
3 000	0,92	0,78	0,50	0,32	0,310
5 000	1,22	0,95	0,50	0,278	0,208
10 000	1,86	1,10	0,50	0,238	0,143
15 000	2,05	1,15	0,50	0,230	0,130
20 000	2,11	1,15	0,49	0,225	0,122

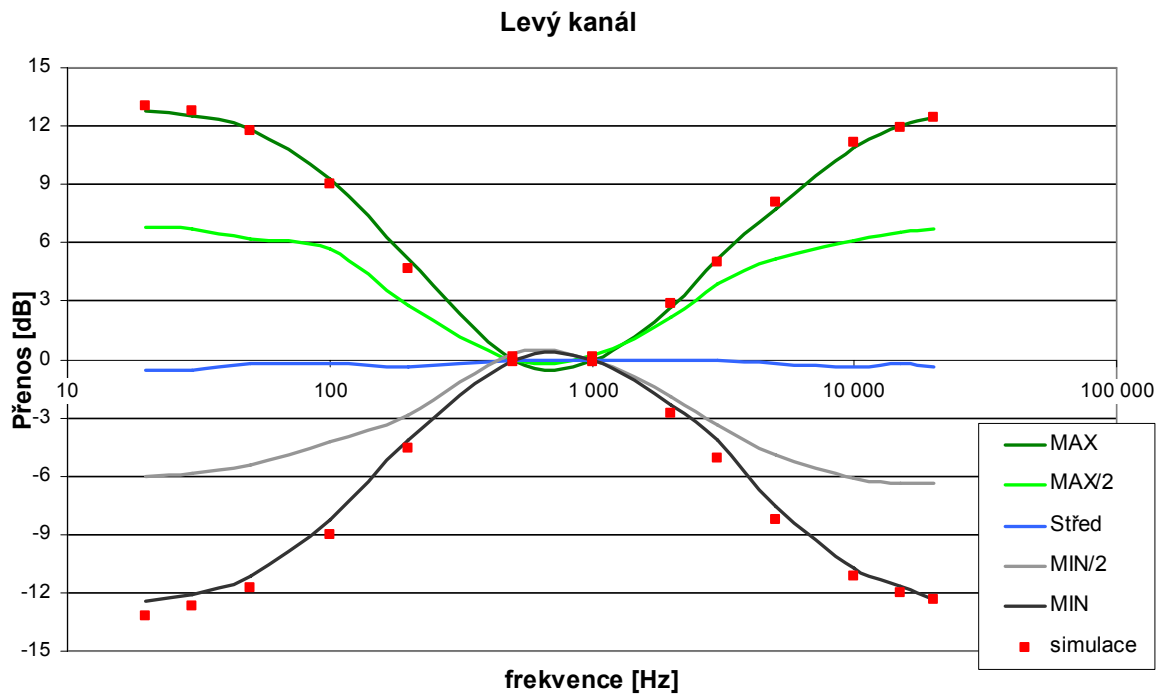
Tab. 9: Pravý kanál – naměřené hodnoty

	MAX	MAX/2	střed	MIN/2	MIN
f [Hz]	U_{OUT1} [V]	U_{OUT2} [V]	U_{OUT3} [V]	U_{OUT4} [V]	U_{OUT5} [V]
20	2,18	1,09	0,47	0,250	0,120
30	2,12	1,08	0,47	0,255	0,124
50	1,95	1,02	0,49	0,268	0,138
100	1,45	0,96	0,49	0,308	0,194
200	0,91	0,69	0,48	0,36	0,310
500	0,50	0,50	0,50	0,52	0,50
1 000	0,50	0,51	0,50	0,50	0,50
2 000	0,68	0,64	0,50	0,40	0,38
3 000	0,91	0,78	0,50	0,34	0,309
5 000	1,22	0,91	0,49	0,285	0,209
10 000	1,75	1,01	0,48	0,248	0,145
15 000	2,00	1,06	0,49	0,240	0,130
20 000	2,10	1,08	0,48	0,240	0,121

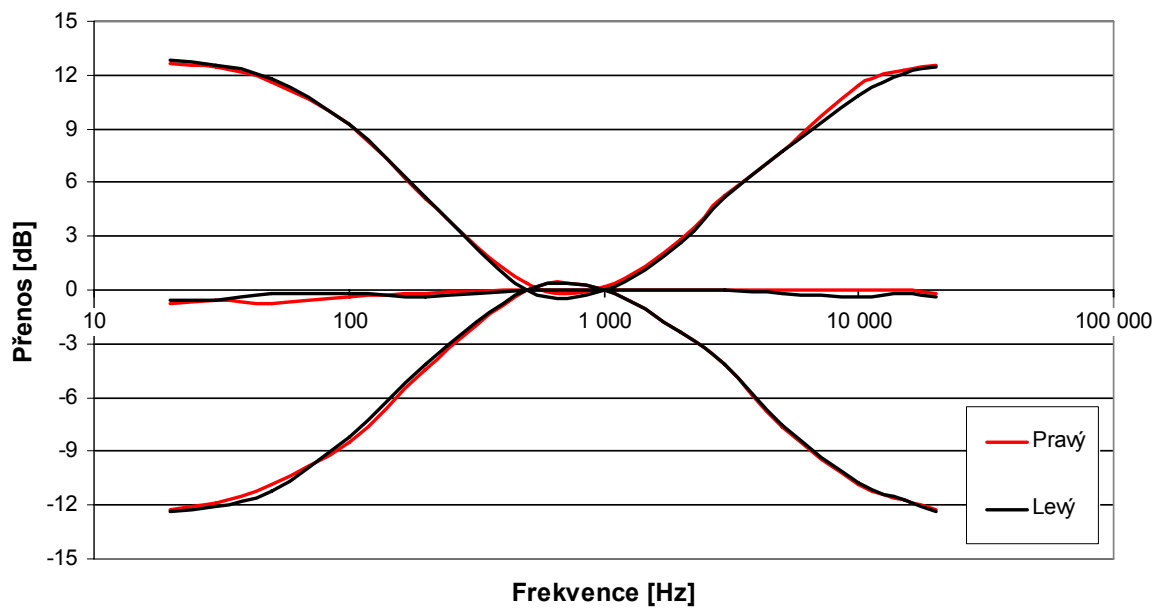
Tab. 10: Levý kanál – naměřené hodnoty



Obr. 42: Pravý kanál - frekvenční charakteristika



Obr. 43: Levý kanál - frekvenční charakteristika



Obr. 44: Souběh kanálů

Průběhy pravého obr. 42 a levého obr. 43 kanálu odpovídají simulovaným průběhům. Drobné odchylky jsou způsobeny tolerancí součástek a průběhu dráhy potenciometrů. Z obr. 44 je zřejmý souběh levého a pravého kanálu v maximální, střední a minimální poloze potenciometrů.

ZÁVĚR

Byl navržen a realizován prototyp audio předzesilovače včetně mechanické konstrukce. Součástí je přepínač vstupů, regulátor hlasitosti a korektor vysokých a nízkých tónů. Celý předzesilovač řídí mikropočítač. Zařízení je možno ovládat pomocí dálkového ovladače nebo tlačítka na předním panelu.

Měřením byly potvrzeny předpokládané frekvenční charakteristiky korekčního obvodu, které byly simulovány v programu Micro-Cap. Drobné odchylky byly způsobeny tolerancí použitých součástek. Oživení analogové části předzesilovače bylo bezproblémové a nebylo potřeba žádných dodatečných úprav obvodů. Drobným problémem u číslicové části byl přenos dat do posuvných registrů. Zde bylo nutné doladit drobnou nestabilitu při přenášení dat úpravou propojovacích plochých vodičů, ve kterých bylo nutné proložit jednotlivé datové vodiče stínícím vodičem. Při programování se ukázalo výhodné obsluhovat příjem povelů od dálkového ovladače a předního panelu v obsluhách přerušení. Jeden z čítačů byl použit pro generování periodického přerušení každých 32 ms. Zde byla data povelů ukládána do proměnných, ze kterých četl hlavní program, který už obsluhoval pouze činnost zařízení. Všechny zadané požadavky na předzesilovač byly splněny a zařízení pracuje bez nejmenších problémů.

Práce vyžadovala znalost jak nízkofrekvenční problematiky, tak číslicové respektive mikroprocesorové techniky. Představovala pro mne cenný zdroj informací a zkušeností. Nemałym úkolem byla také nutnost skloubit prostorové rozvržení celého předzesilovače, tak aby byly splněny všechny technické i estetické požadavky. Některé komponenty byly vyrobeny na zakázku u soustružníka a frézaře.

ZÁVĚR V ANGLIČTINĚ

It was designed and made a prototype of the audio preamplifier with mechanical construction. It contains input switch, volume control and correction of high and low tones. Preamplifier is controlled by microcontroller. The device may be controlled by the remote control or switches on the front panel.

Expected frequency response of the tone control was verified by measurement. It was simulated in software Micro-Cap. Small variances were caused by tolerance of the used components. Starting up of analog part of the preamplifier was smooth and no additional adjustments of circuits were needed. There was only a minor problem in the digital part, which was the transmission of data to shift registers. There was necessary to upgrade small instability at transferring data by editing flat conductors which were interspersed with shielding. During programming it proved to be advantageous to operate the reception of commands from remote control and front panel in interrupt. One of counter was used to generate periodic interruption every 32 ms. There was data of the command stored to variable from which the main program reads and controls activities of the equipment. All entered requirements to preamplifier were fulfilled and preamplifier works without the smallest problem.

The work required understanding of the audio-frequency technology, digital and also microcontrollers technology. It means for me valuable source of information and experience. It was not an easy task to combine space requirements so that all technical and aesthetic requirements were fulfilled. Some components were ordered to make by a turner.

SEZNAM POUŽITÉ LITERATURY

- [1] DOSTÁL, Jiří. Operační zesilovače. 1. vyd. Praha: BEN, 2005, 504 s. ISBN 80-730-0049-0.
- [2] JURÁNEK, Antonín a Miroslav HRABOVSKÝ. EAGLE pro začátečníky /: uživatelská a referenční příručka :. 2. vydání. Praha: BEN - technická literatura, 2007, 191 s. ISBN 80-730-0213-2.
- [3] MANN, Burkhard. C pro mikrokontroléry: ANSI-C, kompilátory C, spojovací programy - linkery, práce s ATMEL AVR a MSC-51, příklady programování v jazyce C, nástroje pro programování, tipy a triky. Vyd. 1. Praha: BEN, 2003, 279 s. ISBN 80-730-0077-6.
- [4] PINKER, Jiří. Mikroprocesory a mikropočítače. 1. vyd. Praha: BEN - technická literatura, 2004, 159 s. ISBN 80-730-0110-1.
- [5] VLČEK, Jiří. Elektronické konstrukce: 75 jednoduchých konstrukcí a stavebnic. 1. Ing. Jiří Vlček, 2003.
- [6] ŠÁRA, Zdeněk. Normy pro IR datový přenos [online]. 1999. Dostupný z WWW: http://hw.cz/docs/ir_prenos/ir_protokoly.html
- [7] Pasivní korekční Hi-Fi předzesilovač s obvody NE5534AN. SLÁNSKÝ, Michal. *Hw.cz* [online]. 2007 [cit. 2012-05-15]. Dostupné z: <http://www.hw.cz/teorie-a-praxe/konstrukce/pasivni-korekcni-hi-fi-predzesilovac-s-obvody-ne5534an.html>
- [8] Tónový korektor Baxandall vs. Federmann - šum. FEDERMANN, Bohumil. *Hi-Fi svět* [online]. 2011 [cit. 2012-05-15]. Dostupné z: <http://www.federmann.cz/index.php/nf-technika/61-topologie-federmann/419-tonovy-korektor-baxandall-vs-federmann-um.html>
- [9] Konstrukce a zajímavé obvody z nf techniky: Nf předzesilovače s malým šumem. *Konstrukční elektronika a radio: Konstrukční elektronika*. Praha: Amaro, s.r.o, 2001, VI, č. 1. ISSN 1211-3557.
- [10] MATOUŠEK, David. C pro mikrokontroléry ATMEL AT89S52. 1. vyd. Praha: BEN - technická literatura, 2007, 239 s. ISBN 978-80-7300-215-2.

- [11] SKALICKÝ, Petr. *Mikroprocesory řady 8051*. 2. rozš. vyd. Praha: BEN - technická literatura, 1998, 159 s. ISBN 80-860-5639-2.
- [12] JEDLIČKA, Petr. *Přehled obvodů řady CMOS 4000: Díl II. 41xx, 43xx, 45xx, 40xx*. 3. vyd. Praha: BEN - technická literatura, 1998, 253 s. ISBN 80-901-9842-2.
- [13] RŮŽEK, Michal. *Návody / Přijímač/vysílač dálkového ovládní. FIT VUT Brno* [online]. 2010 [cit. 2012-05-15]. Dostupné z: http://merlin.fit.vutbr.cz/FITkit/docs/navody/ext_ir.html
- [14] HOWIE, Jason. *NEC Infrared Transmission Protocol. Altium* [online]. 2008 [cit. 2012-05-15]. Dostupné z: <http://wiki.altium.com/display/ADOH/NEC+Infrared+Transmission+Protocol>
- [15] ING. SMETANA, CSC., Ctírad. *Praktická elektroakustika*. Praha: SNTL, 1981.
- [16] AT89S52: 8-bit Microcontroller with 8K Bytes In-System Programmable Flash. *Atmel* [online]. 2008 [cit. 2012-05-17]. Dostupné z: <http://www.atmel.com>
- [17] TDA7439: Three-band digitally-controlled audio processor. *STMicroelectronics* [online]. 2008 [cit. 2012-05-17]. Dostupné z: <http://www.st.com>
- [18] MM74HC595: 8-Bit Shift Register with Output Latches. *Fairchild Semiconductor* [online]. 2009 [cit. 2012-05-17]. Dostupné z: <http://www.fairchildsemi.com>
- [19] Alps 10KAX2. *ALPS* [online]. 1991 [cit. 2012-05-17]. Dostupné z: <http://www.alps.com/>
- [20] Alps 10KBX2. *ALPS* [online]. 1994 [cit. 2012-05-17]. Dostupné z: <http://www.alps.com/>
- [21] LME49710. *Texas Instruments* [online]. 2007 [cit. 2012-05-17]. Dostupné z: <http://www.ti.com>

SEZNAM POUŽITÝCH SYMBOLŮ A ZKRATEK

DPS	Deska plošných spojů
DIP	Dual Inline Package
IR	Infra red
LED	Light Emitting Diode
CMRR	Odstup signál/šum
OZ	Operační zesilovač

SEZNAM OBRÁZKŮ

Obr. 1: Pasivní korektor [15]	12
Obr. 2: Simulace pasivního článku [7]	13
Obr. 3: Zpětnovazební (aktivní) korektor [8]	14
Obr. 4: Frekvenční charakteristika zpětnovazebního článku.....	15
Obr. 5: Fázová charakteristika zpětnovazebního článku	15
Obr. 6: Průběh regulace nízkých tónů [17].....	16
Obr. 7: Průběh regulace středních tónů [17].....	17
Obr. 8: Průběh regulace vysokých tónů [17]	17
Obr. 9: Motorický potenciometr ALPS	19
Obr. 10: Průběh logaritmické dráhy [19].....	19
Obr. 11: Průběh lineární dráhy [19].....	19
Obr. 12: Modulace log.1 a log 0 protokolem NEC [13].....	21
Obr. 13: Struktura opakovací sekvence [13]	21
Obr. 14: Příklad datového rámce protokolu NEC [13].....	21
Obr. 15: Příklad jednoho datového rámce protokolu RC5 [6].....	22
Obr. 16: Sériový download AT89S52 [16].....	24
Obr. 17: Prostředí programu SDK51	24
Obr. 18: Rozložení vývodů [16]	25
Obr. 19: Struktura čítače / časovače v módu 0 [11].....	27
Obr. 20: Struktura čítače / časovače v módu 2 [11].....	28
Obr. 21: Struktura čítače/časovače 0 v módu 2 [11].....	28
Obr. 22: Blokové schéma řízení	31
Obr. 23: Koncepce analogové části	32
Obr. 24: Přepínač jednoho vstupu	33
Obr. 25: Obvodové řešení vstupní části a zpětnovazebního korektoru [8].....	34
Obr. 26: Obvodové řešení výstupní části.....	34
Obr. 27: Napájení analogových obvodů	35
Obr. 28: Struktura filtru A	36
Obr. 29: Struktura filtru B	36
Obr. 30: Převod RS232 na TTL.....	38
Obr. 31: Kódování tlačítek z předního panelu.....	39

Obr. 32: Kaskádní spojení posuvných registrů.....	40
Obr. 33: Tranzistorový H-můstek.....	41
Obr. 34: Vývojový diagram obsluhy přerušení čítače/časovače 1	44
Obr. 35: Vývojový diagram obsluhy přerušení čítače/časovače 0	45
Obr. 36: Vývojový diagram obsluhy vnějšího přerušení INT0 – 1. část.....	47
Obr. 37: Vývojový diagram obsluhy vnějšího přerušení INT0 – 2. část.....	48
Obr. 38: Vývojový diagram hlavní smyčky – 1. část	52
Obr. 39: Vývojový diagram hlavní smyčky – 2. část	53
Obr. 40: Návrh DPS.....	54
Obr. 41: Schéma zapojení pro měření	55
Obr. 42: Pravý kanál - frekvenční charakteristika	56
Obr. 43: Levý kanál - frekvenční charakteristika	57
Obr. 44: Souběh kanálů	57

SEZNAM TABULEK

Tab. 1: Přehled vlastností některých OZ [9],[21]	18
Tab. 2: Módy čítačů / časovačů [16].....	27
Tab. 3: Módy Čítače/časovače 2 [16]	29
Tab. 4: Vektory přerušení [10]	29
Tab. 5: Kód stisknutého tlačítka – přední panel	50
Tab. 6: Význam jednotlivých bitů – port P0, REG1 a REG2.....	50
Tab. 7: Význam jednotlivých bitů –REG3 a REG4.....	51
Tab. 8: Kód stisknutého tlačítka - IR ovladač	51
Tab. 9: Pravý kanál – naměřené hodnoty	55
Tab. 10: Levý kanál – naměřené hodnoty.....	56

SEZNAM PŘÍLOH

- PŘÍLOHA P I: FOTO – DOKUMENTACE
- PŘÍLOHA P II: SCHÉMATA JEDNOTLIVÝCH DPS
- PŘÍLOHA P III: DPS
- PŘÍLOHA P IV: OSAZOVACÍ PLÁNY DPS
- PŘÍLOHA P V: CD S ELEKTRONICKOU KOPIÍ PRÁCE

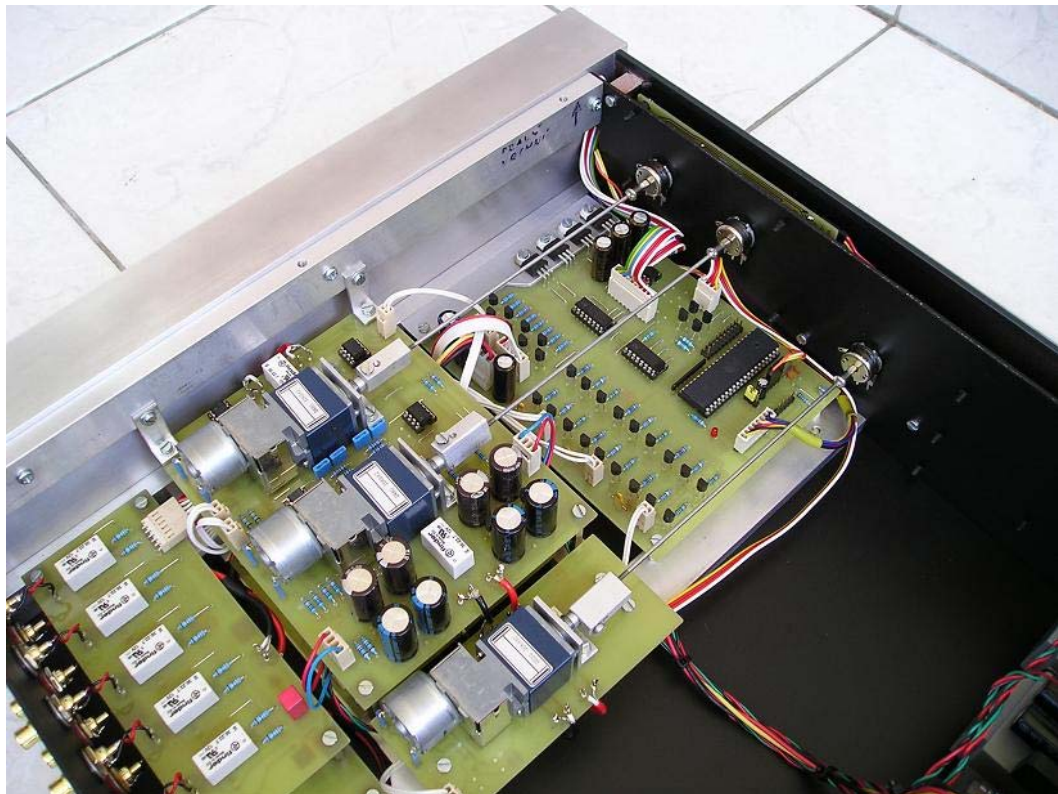
PŘÍLOHA P I: FOTO – DOKUMENTACE



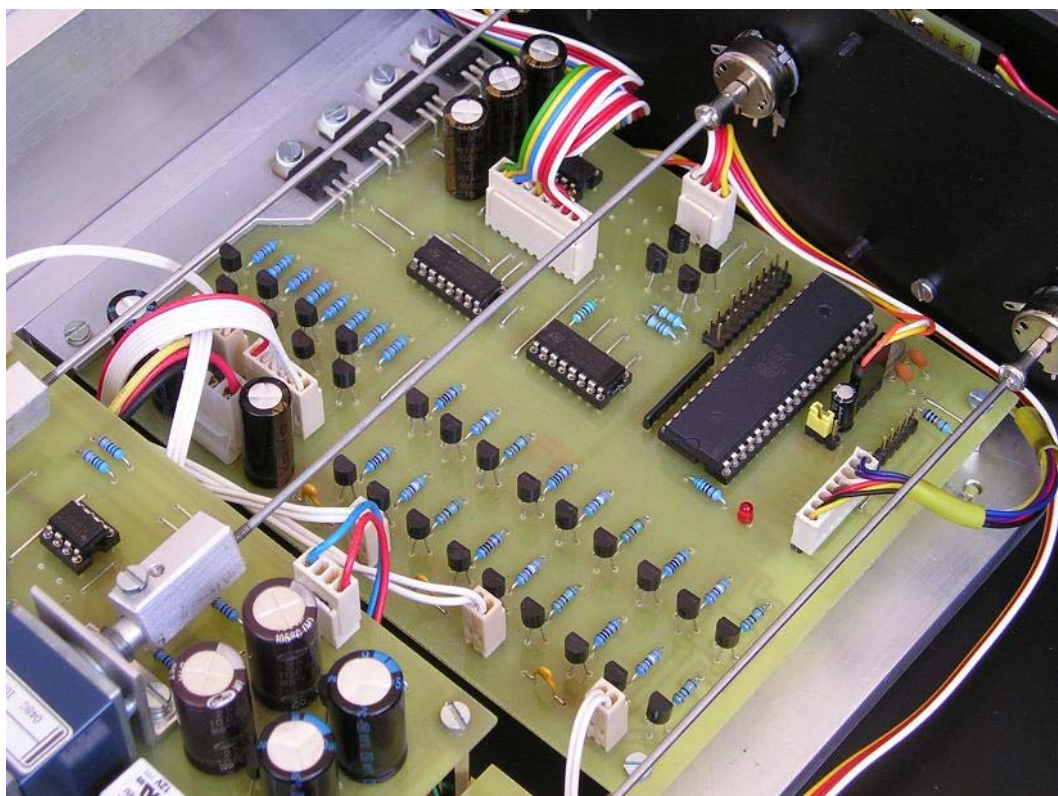
Přední pohled



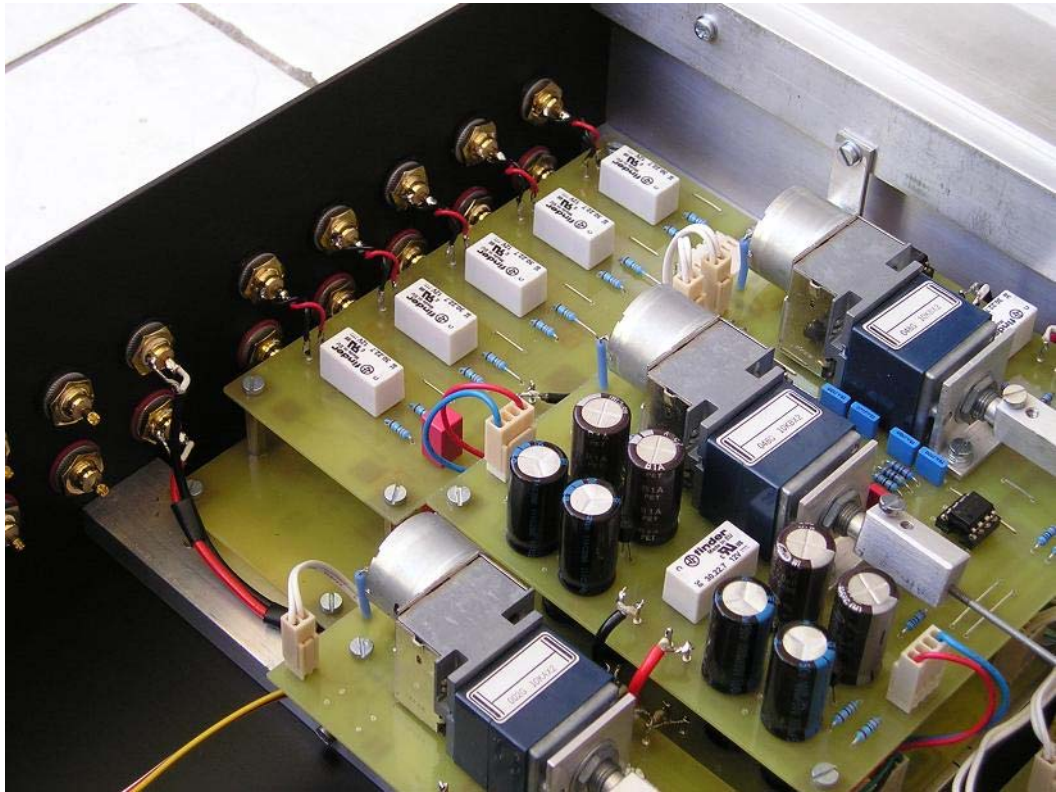
Zadní pohled



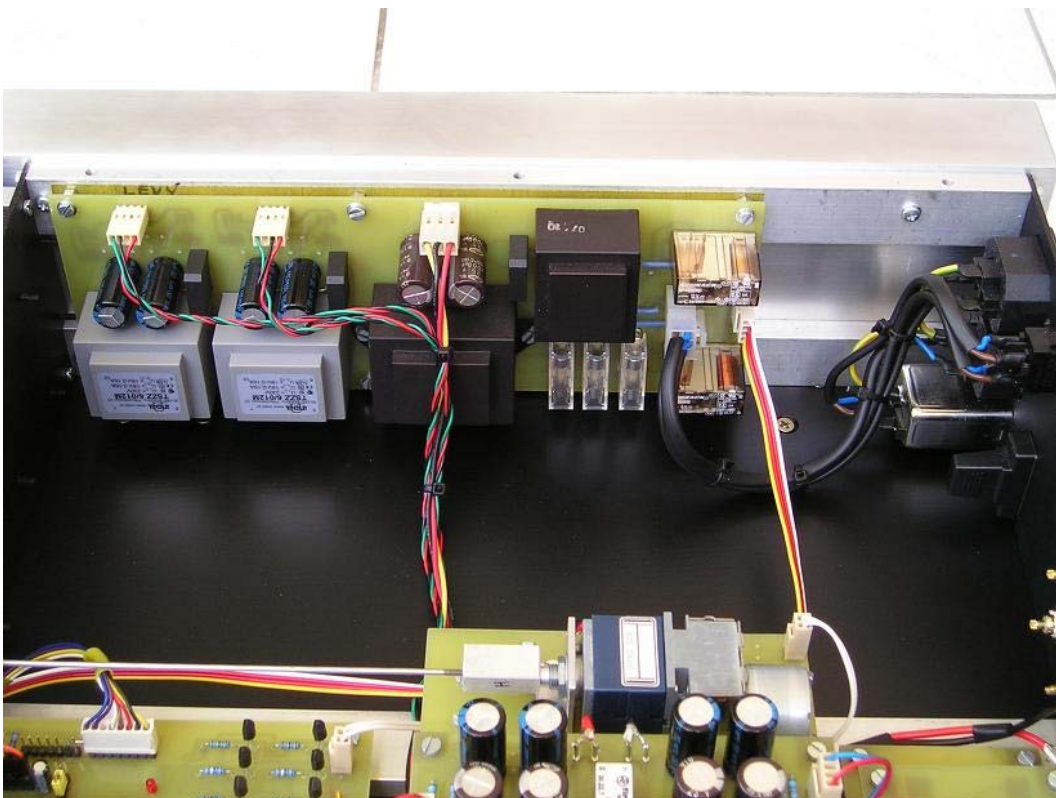
Vnitřní uspořádání – přepínač vstupů, korekce, řídicí část



Vnitřní uspořádání – řídicí část

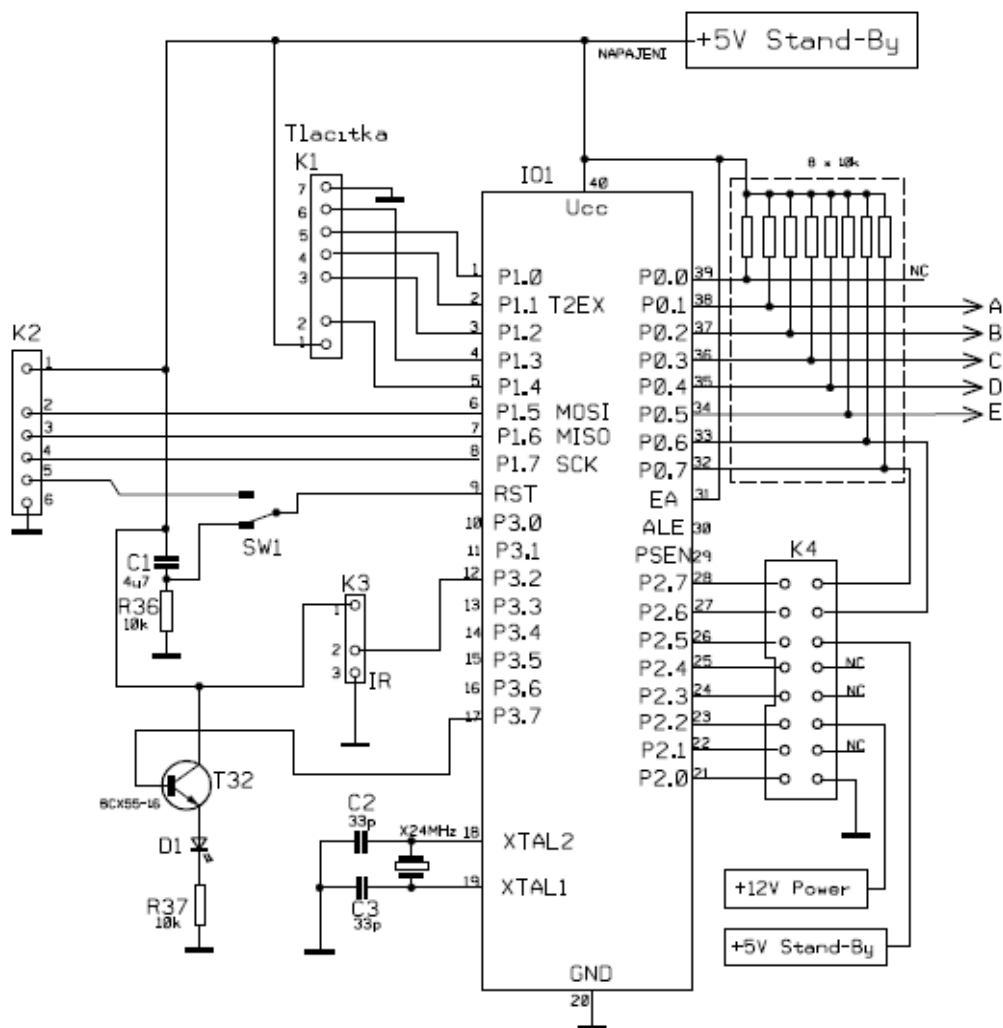
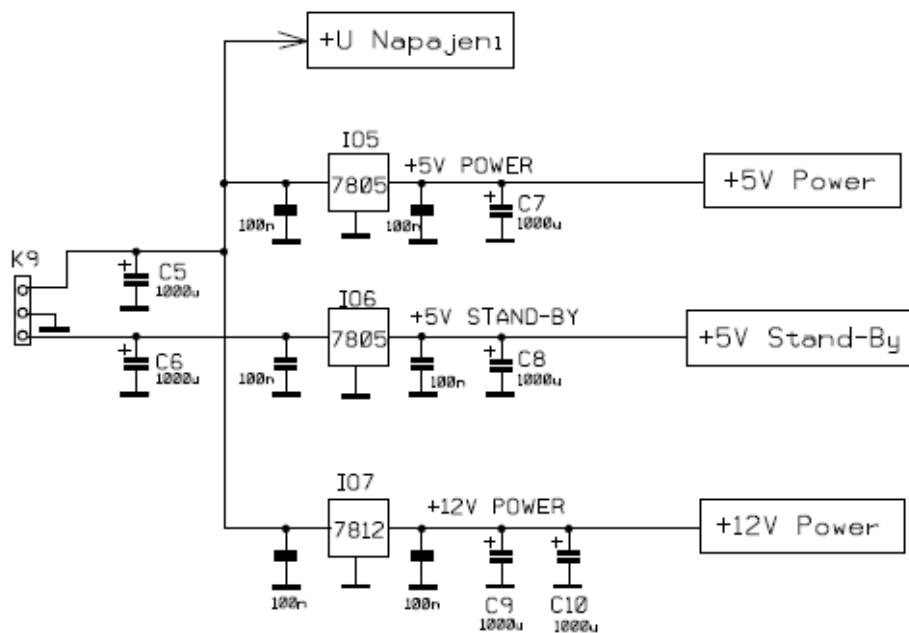


Vnitřní uspořádání - přepínač vstupů, korektor

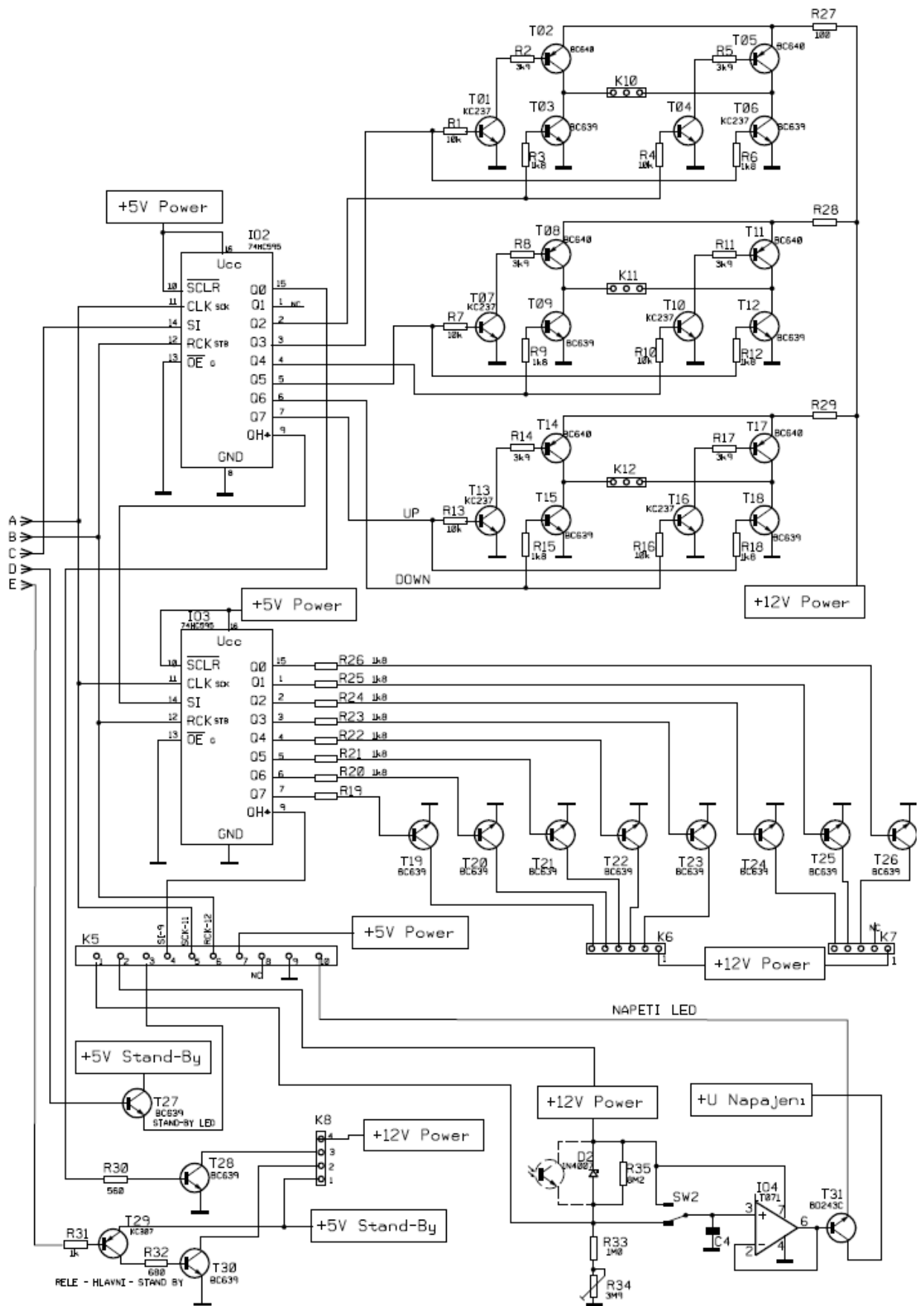


Vnitřní uspořádání – zdrojová část

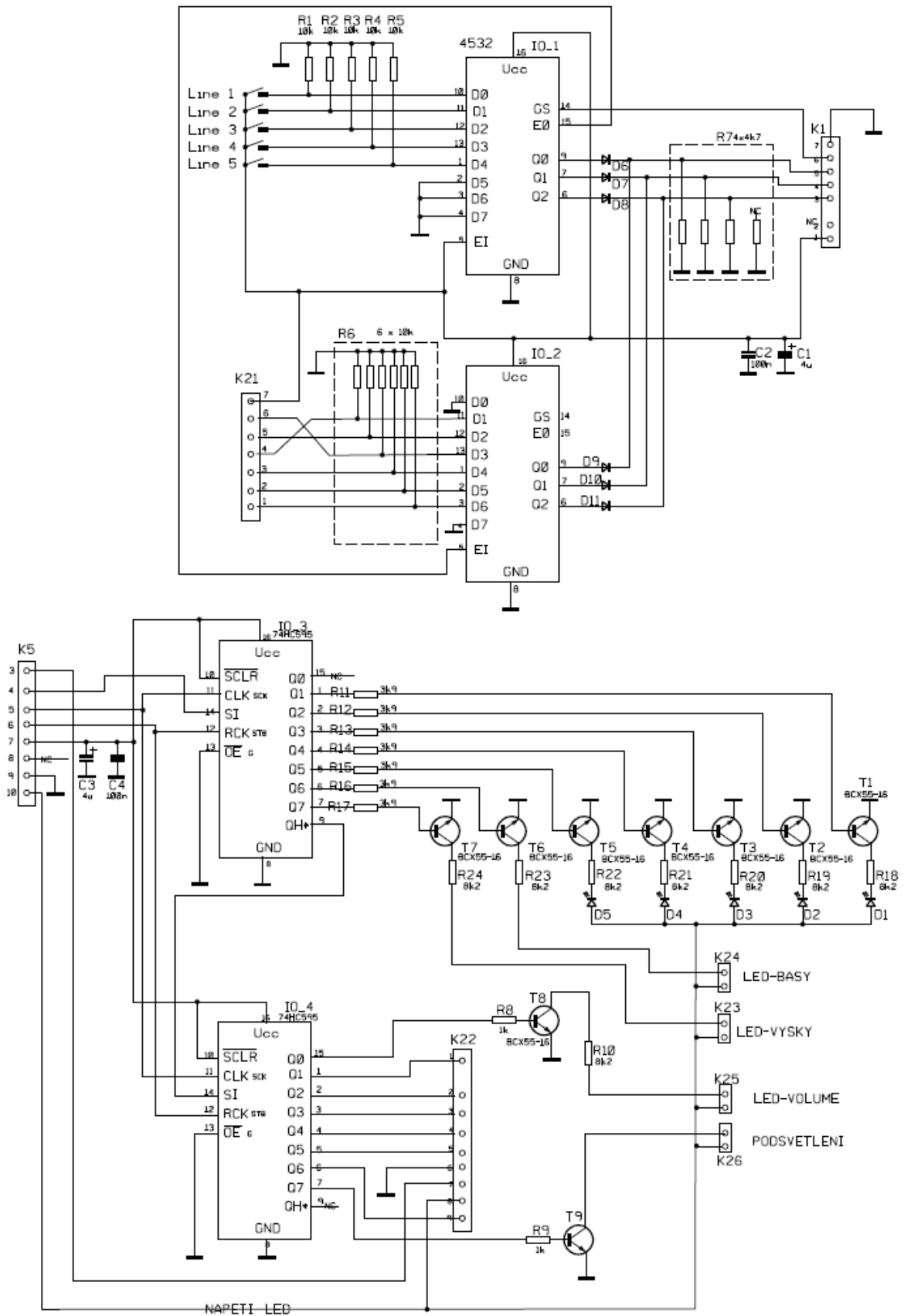
PŘÍLOHA P II: SCHÉMATA JEDNOTLIVÝCH DPS



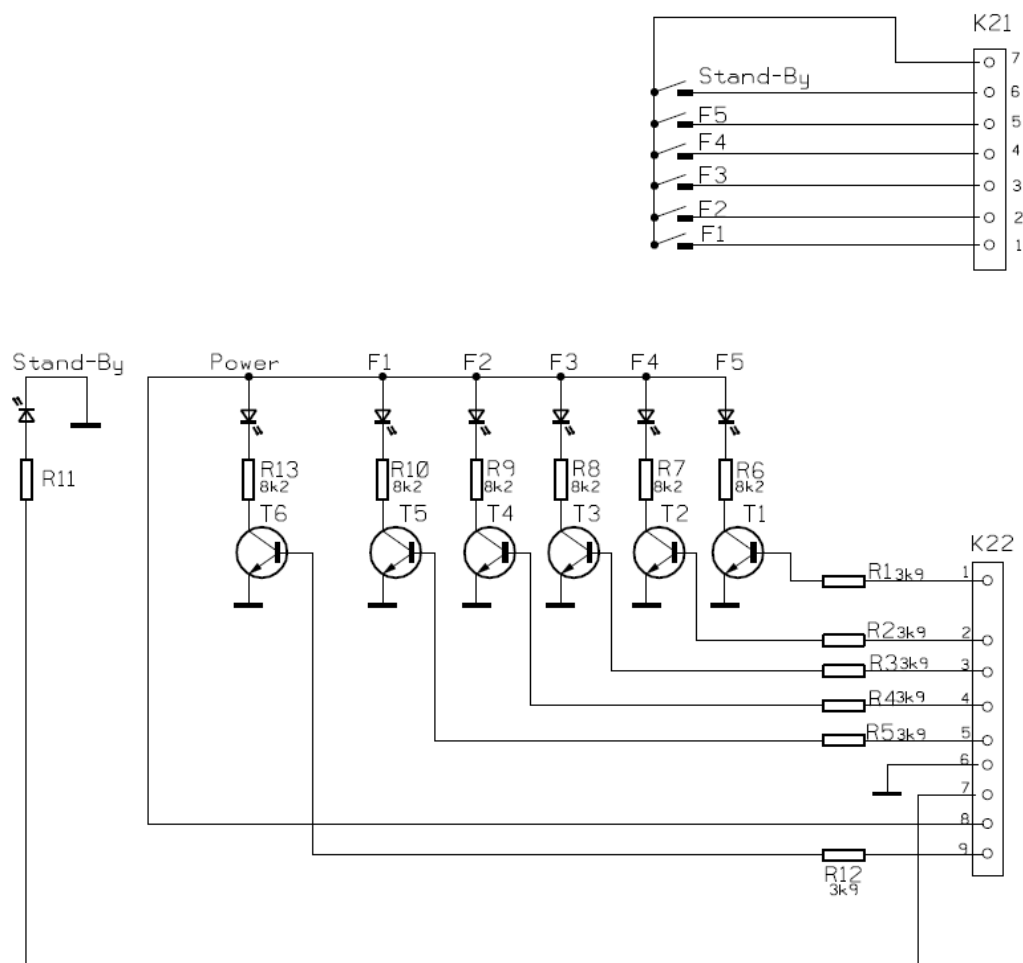
Řídicí jednotka – část 1 – DPS : D1



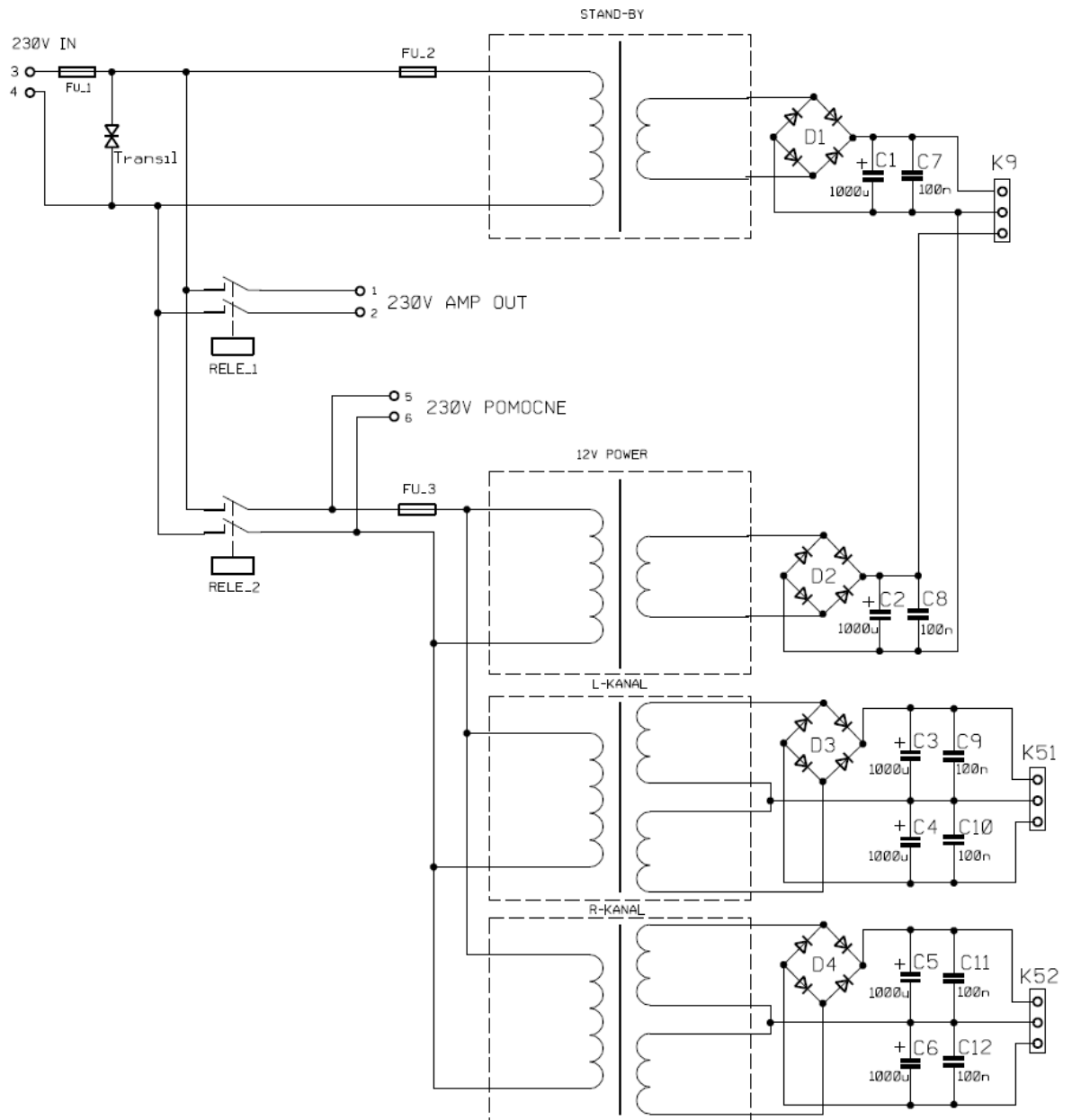
Řídicí jednotka – část 2 – DPS : D1



Tlačítka a LED diody předního panelu – pravá strana – DPS : D2

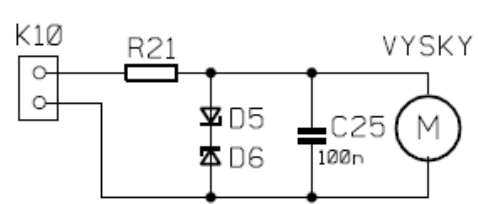
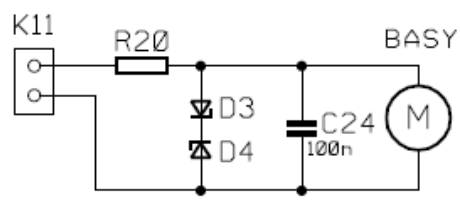
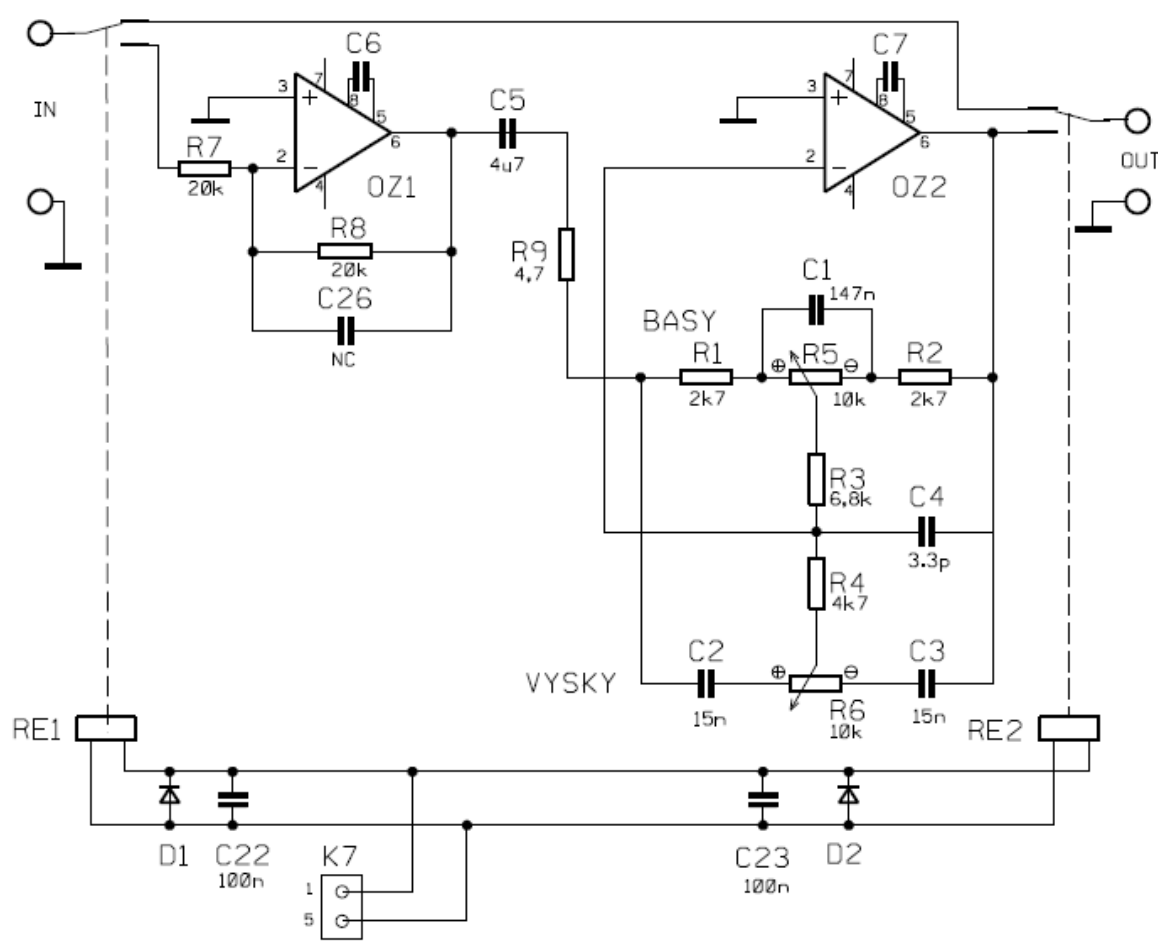
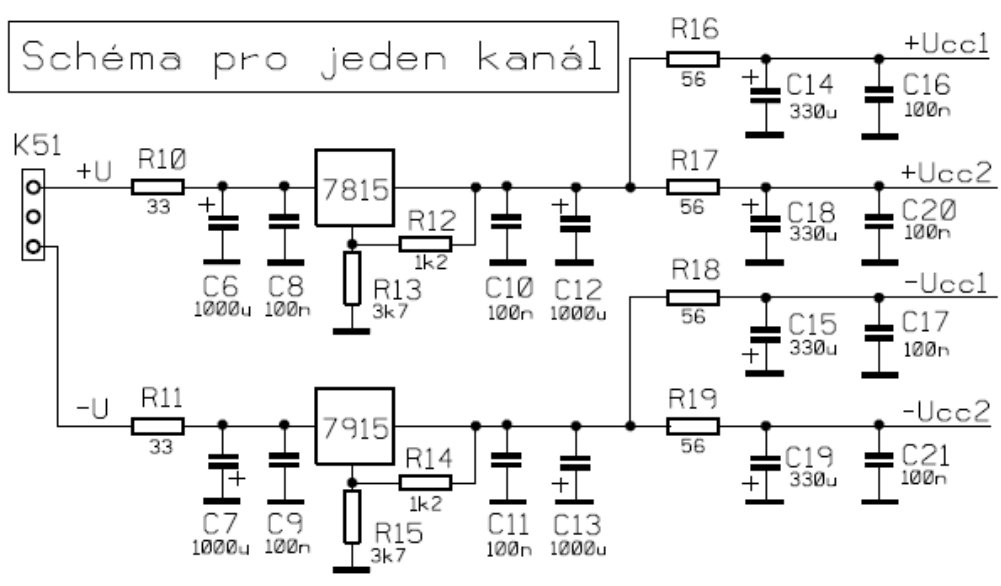


Tlačítka a LED diody předního panelu – levá strana – DPS : D3

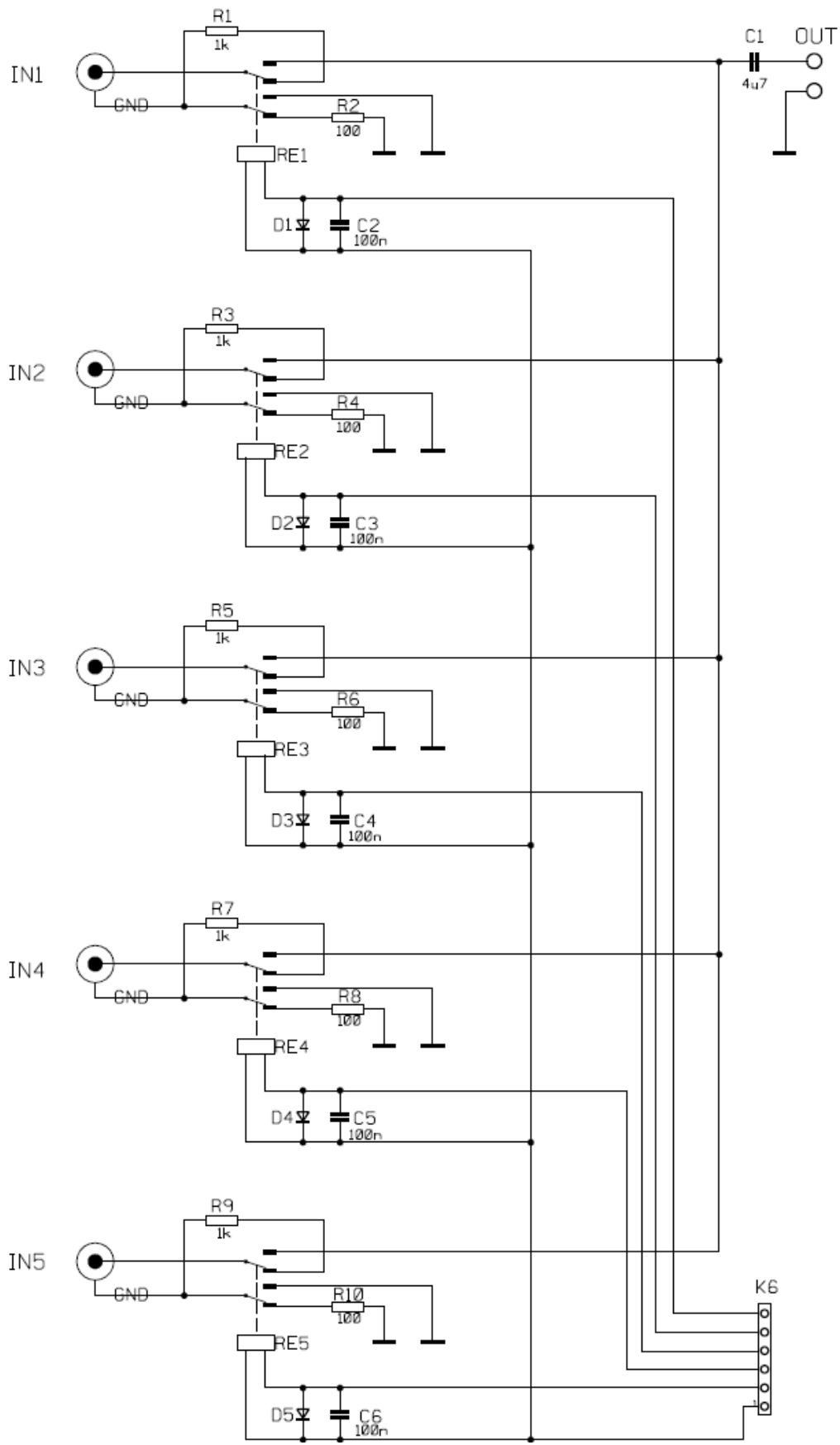


Napájecí zdroj - DPS: D4

Schéma pro jeden kanál

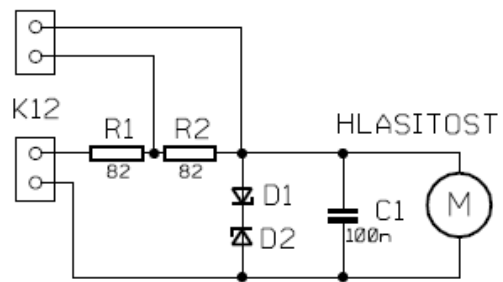
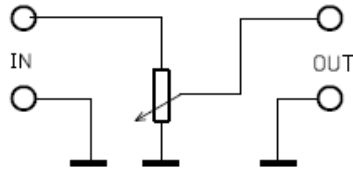


Vstupní (korekční) část – DPS : D5

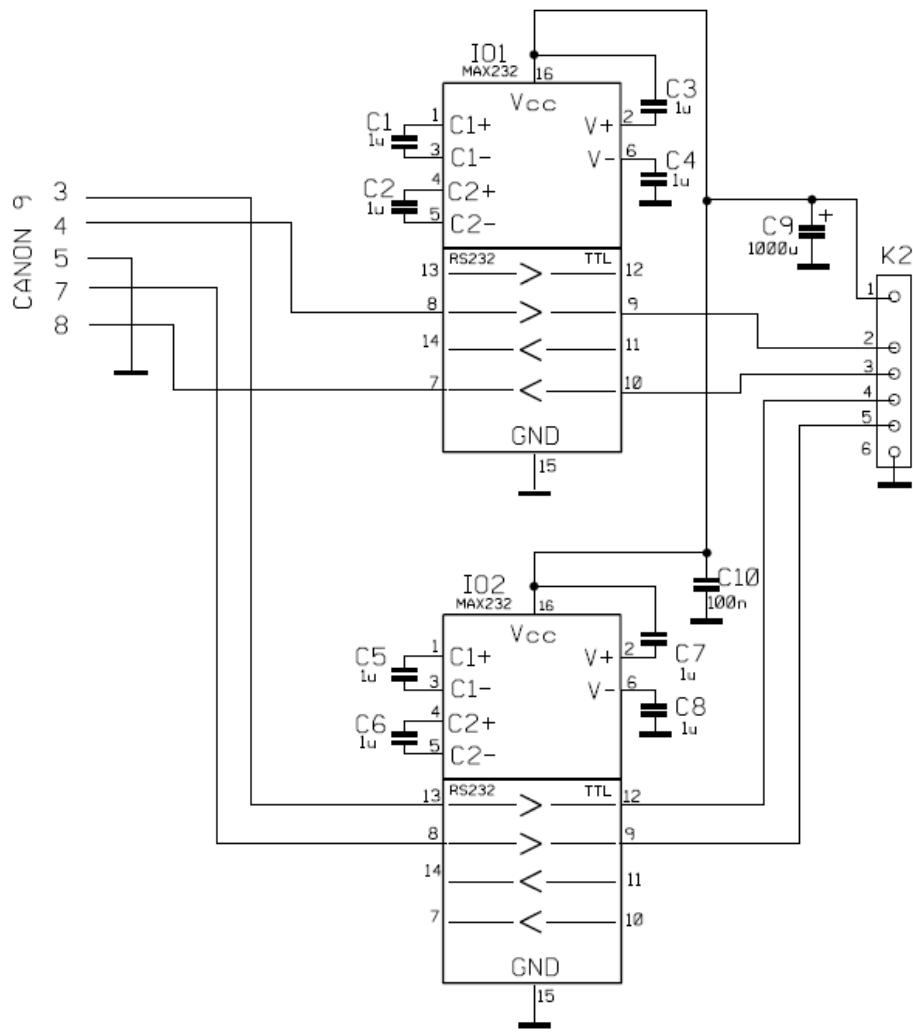


Jeden kanál přepínače vstupů – DPS : D7

Schema pro jeden kanál

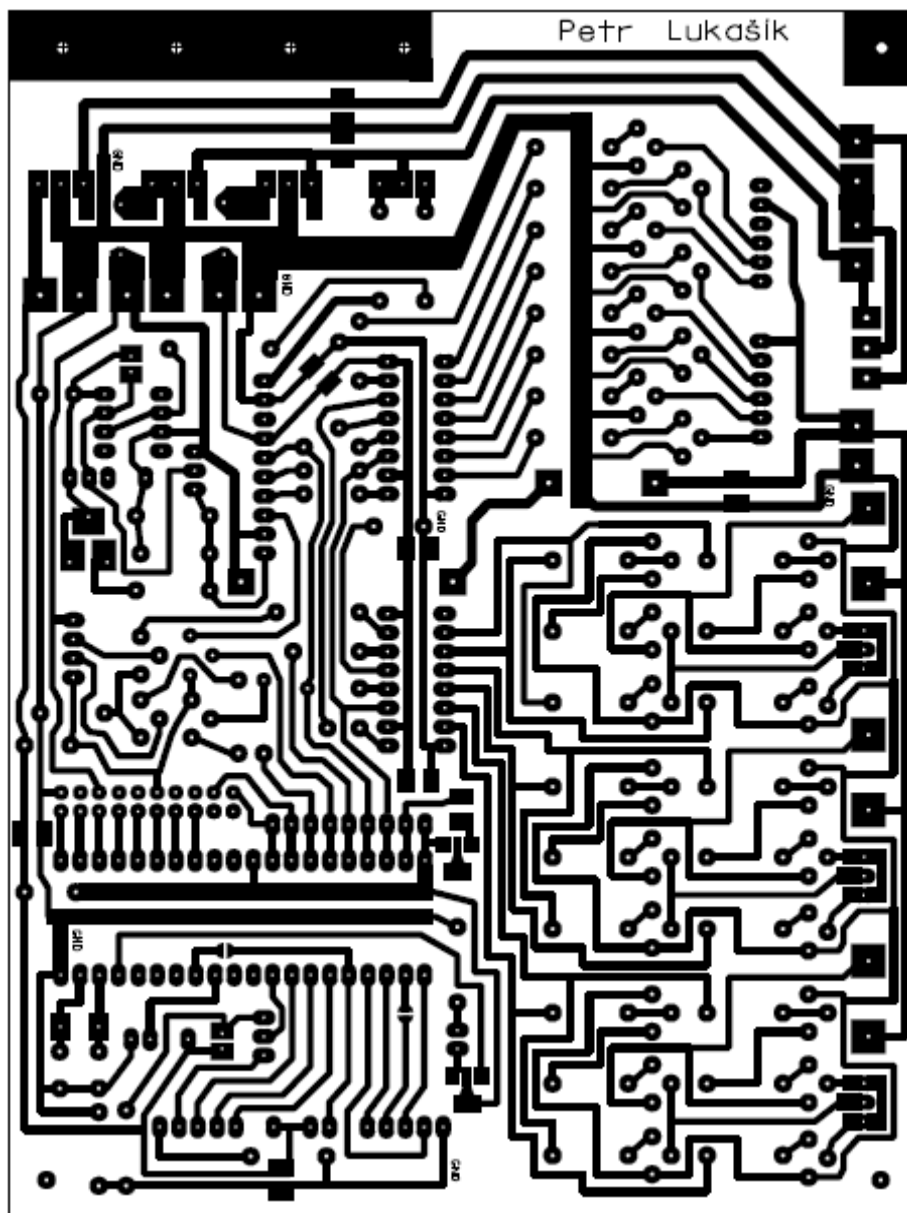


Hlasitost – DPS : D8

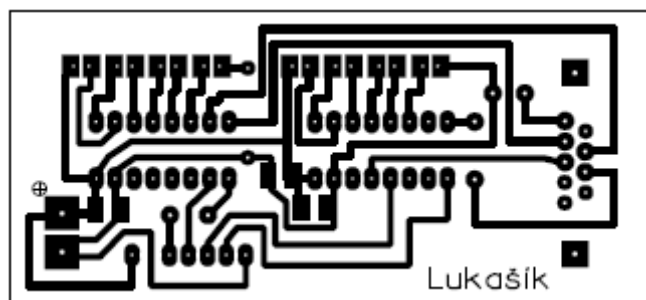


Převodník RS232 na TTL – DPS : D0

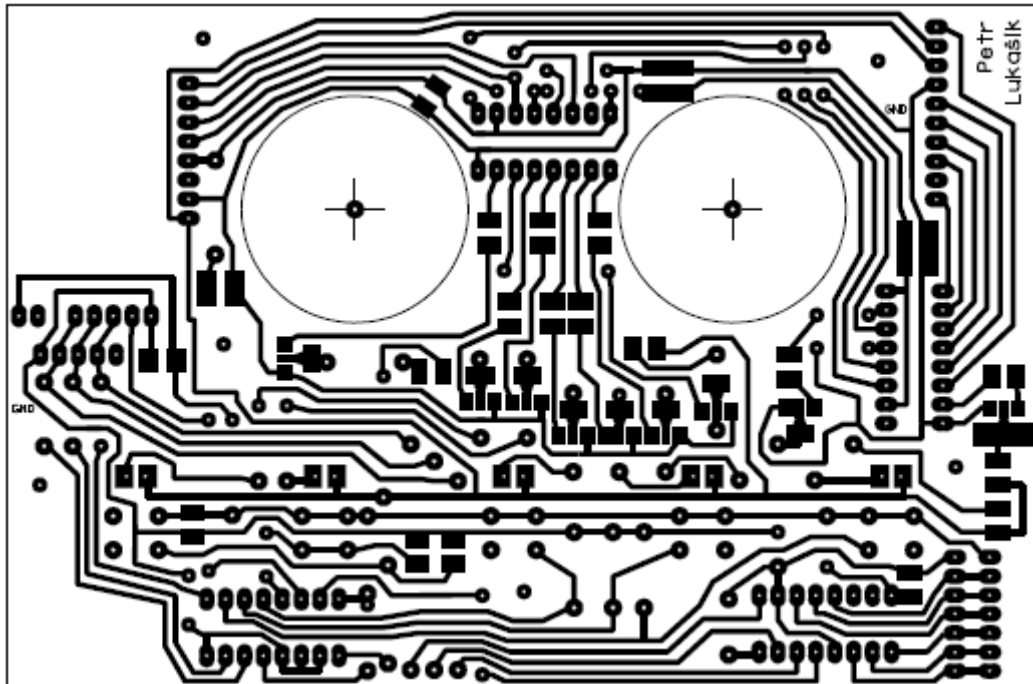
PŘÍLOHA P III: DPS



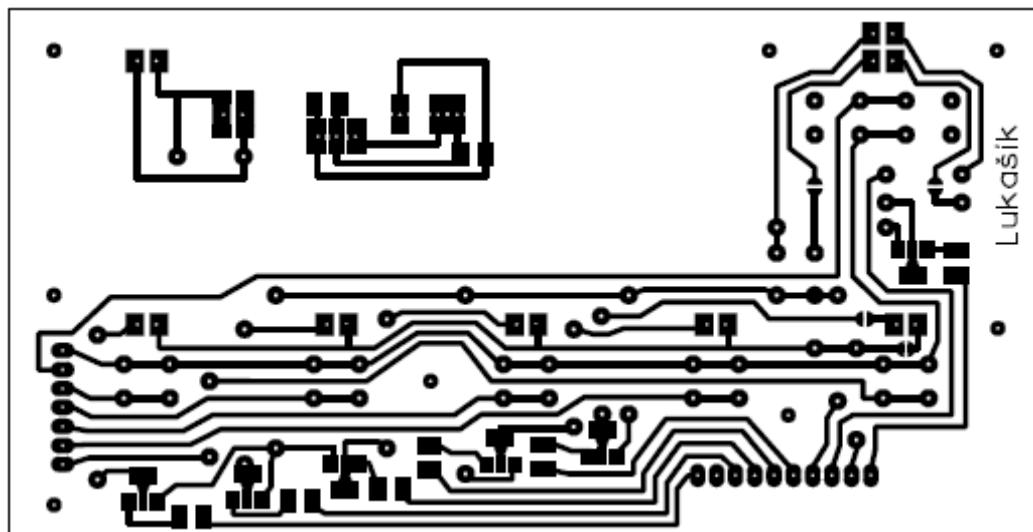
Řídicí jednotka – DPS : D1



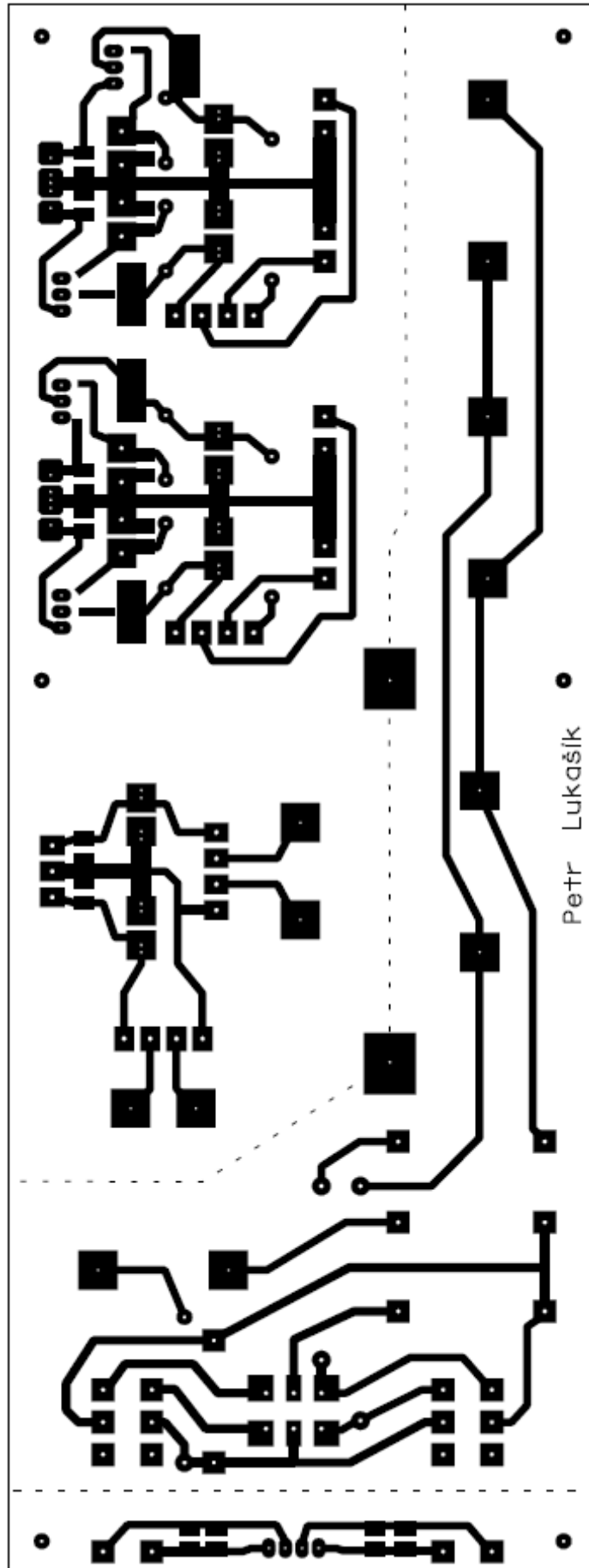
Převodník RS232 na TTL – DPS : D0



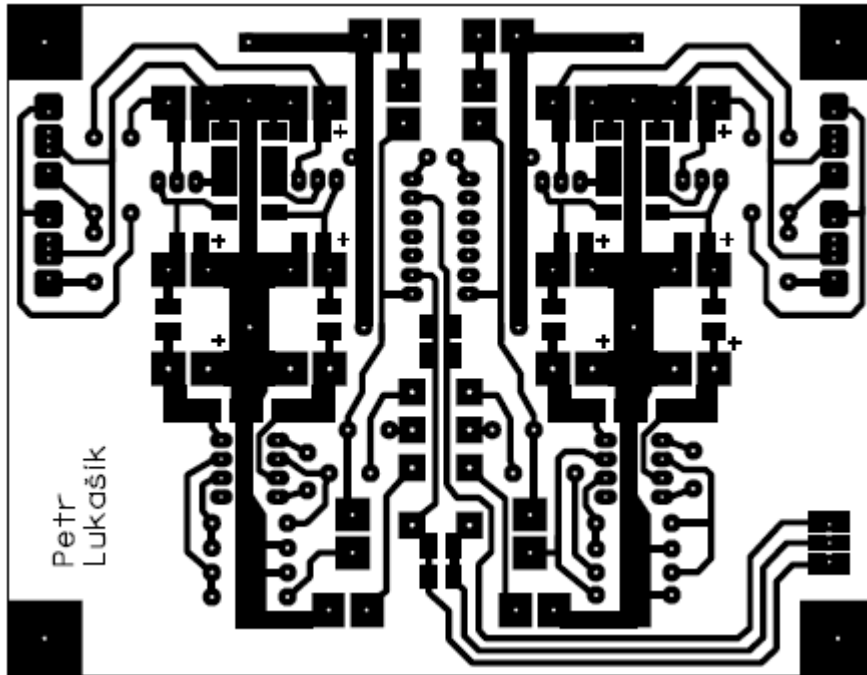
Tlačítka a LED diody předního panelu – pravá strana – DPS : D2



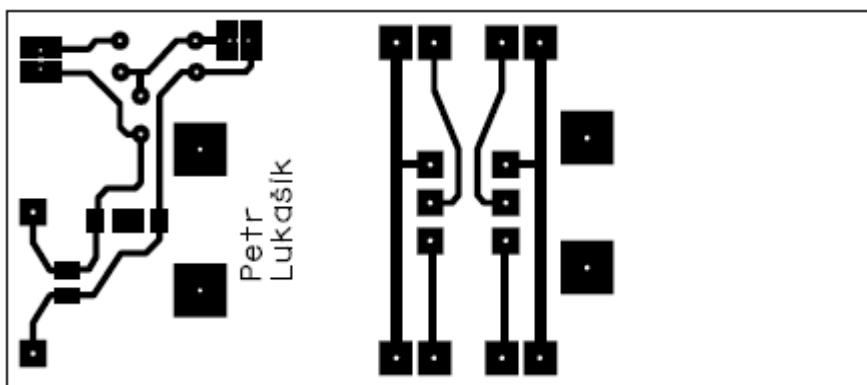
Tlačítka a LED diody předního panelu – levá strana – DPS : D3



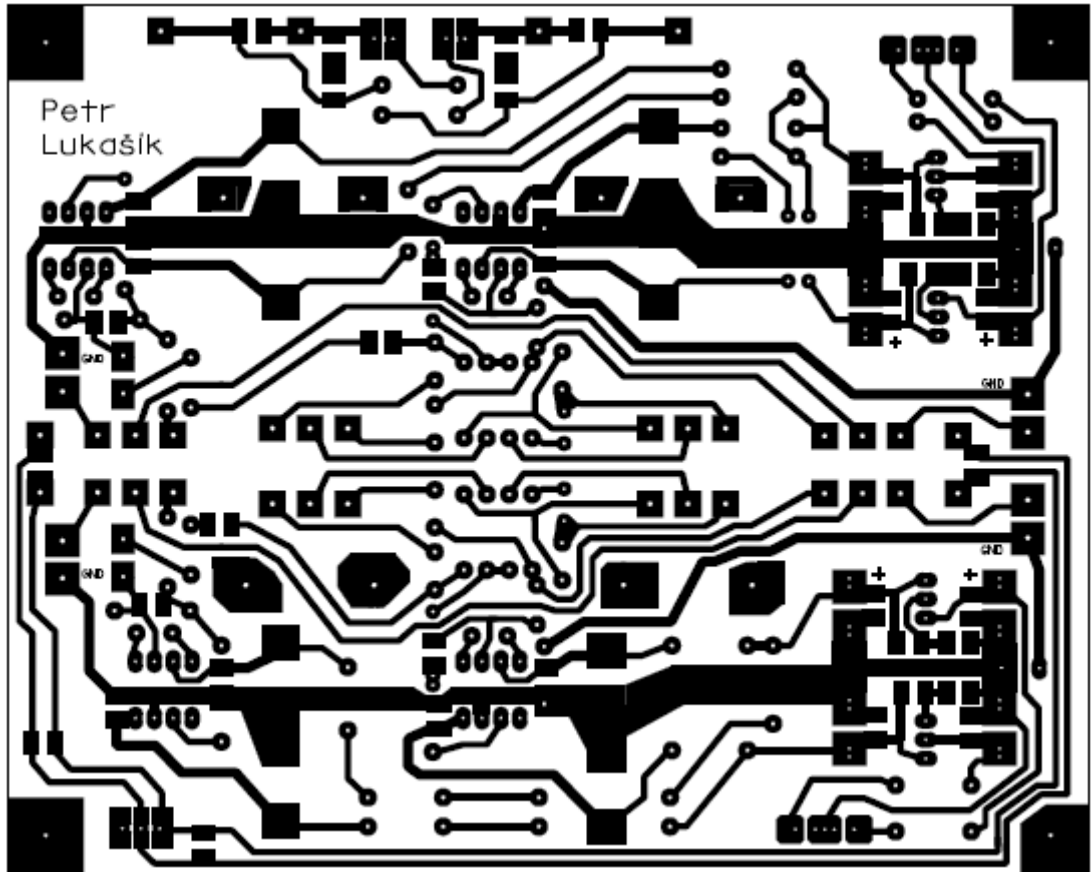
Napájecí zdroj - DPS: D4



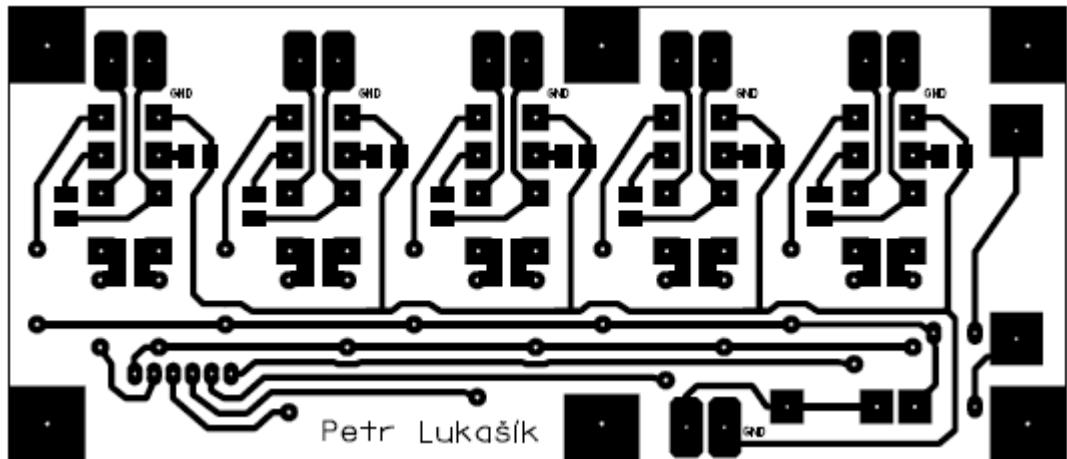
Výstupní část – DPS : D6



Hlasitost – DPS : D8

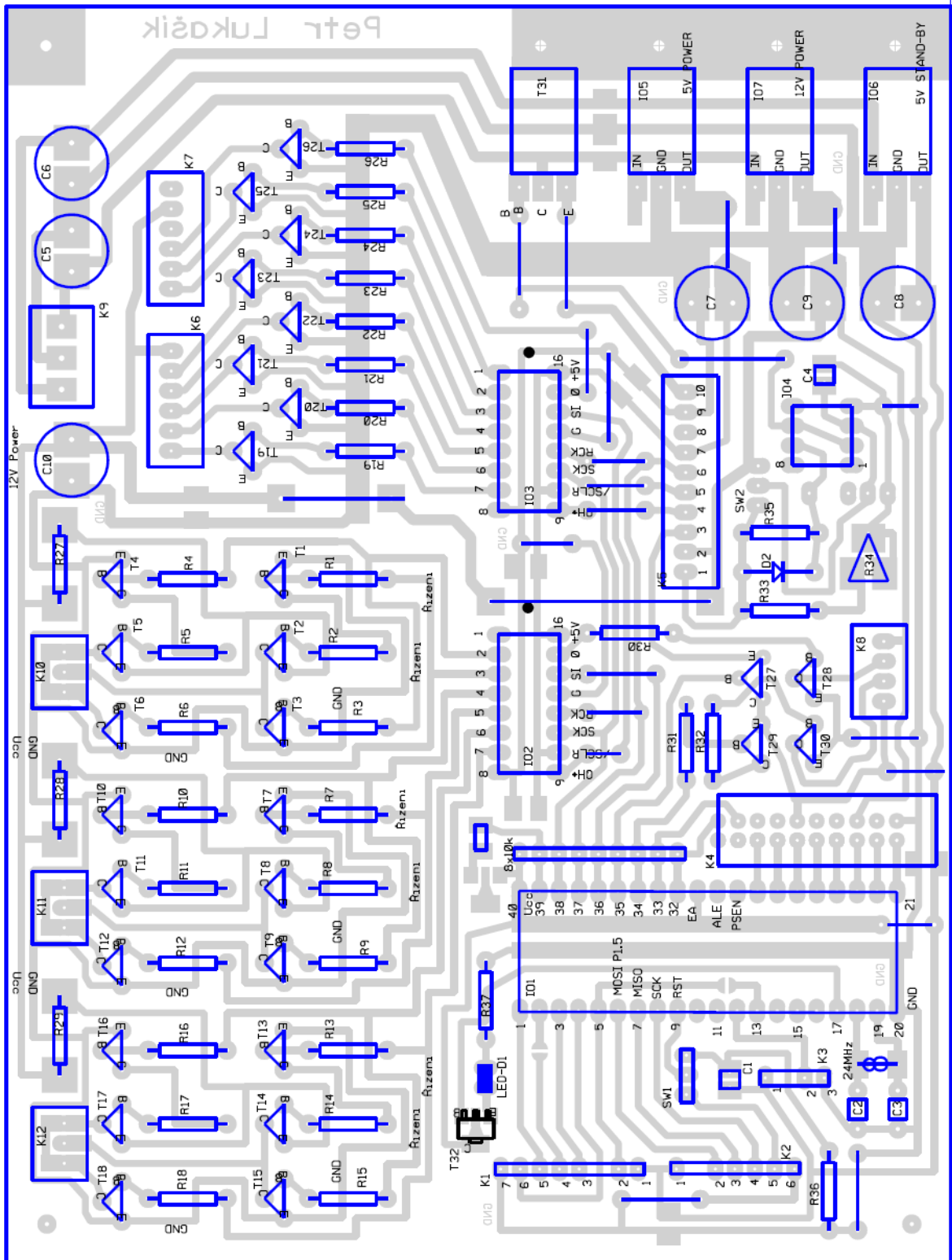


Vstupní (korekční) část – DPS : D5

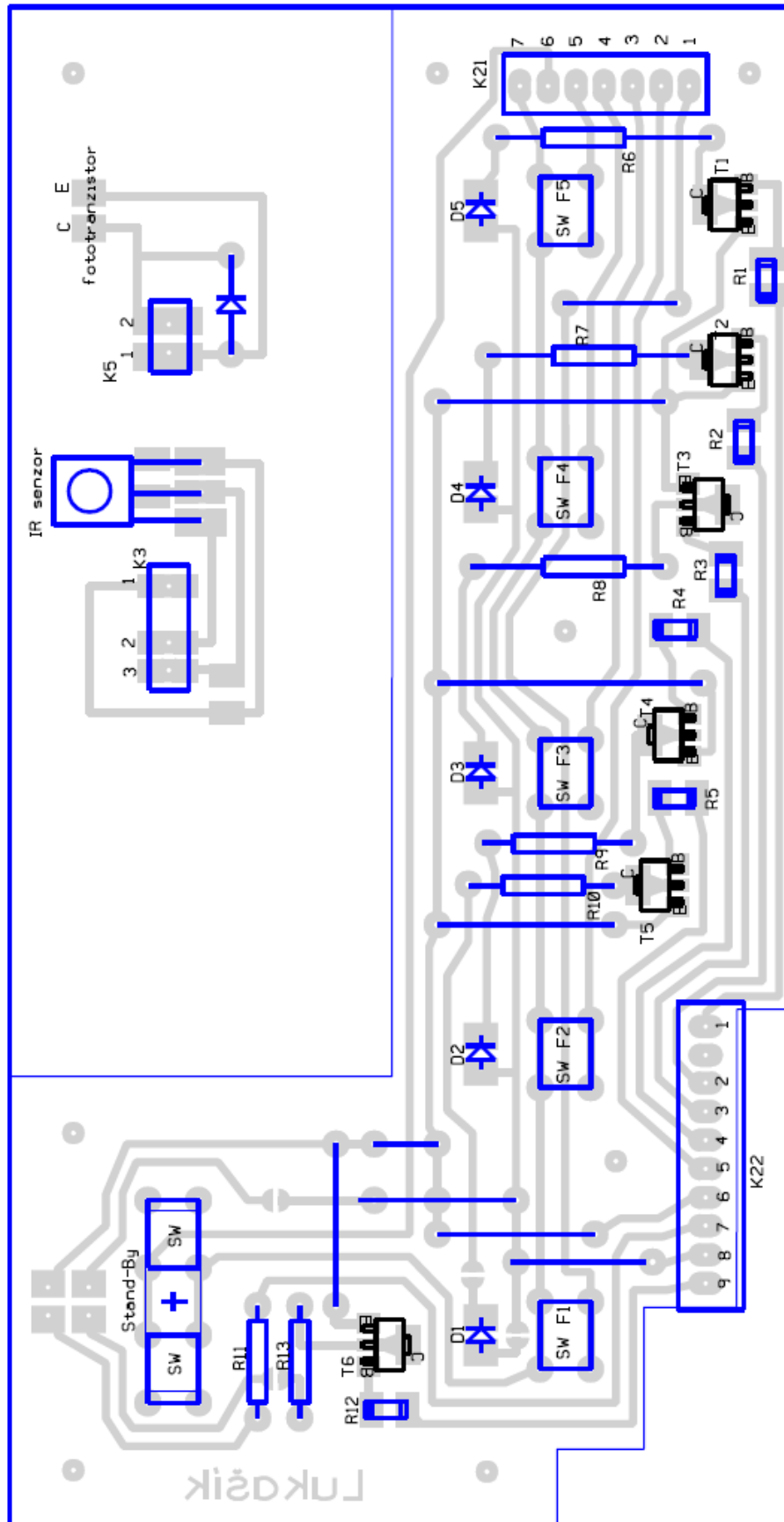


Jeden kanál přepínače vstupů – DPS : D7

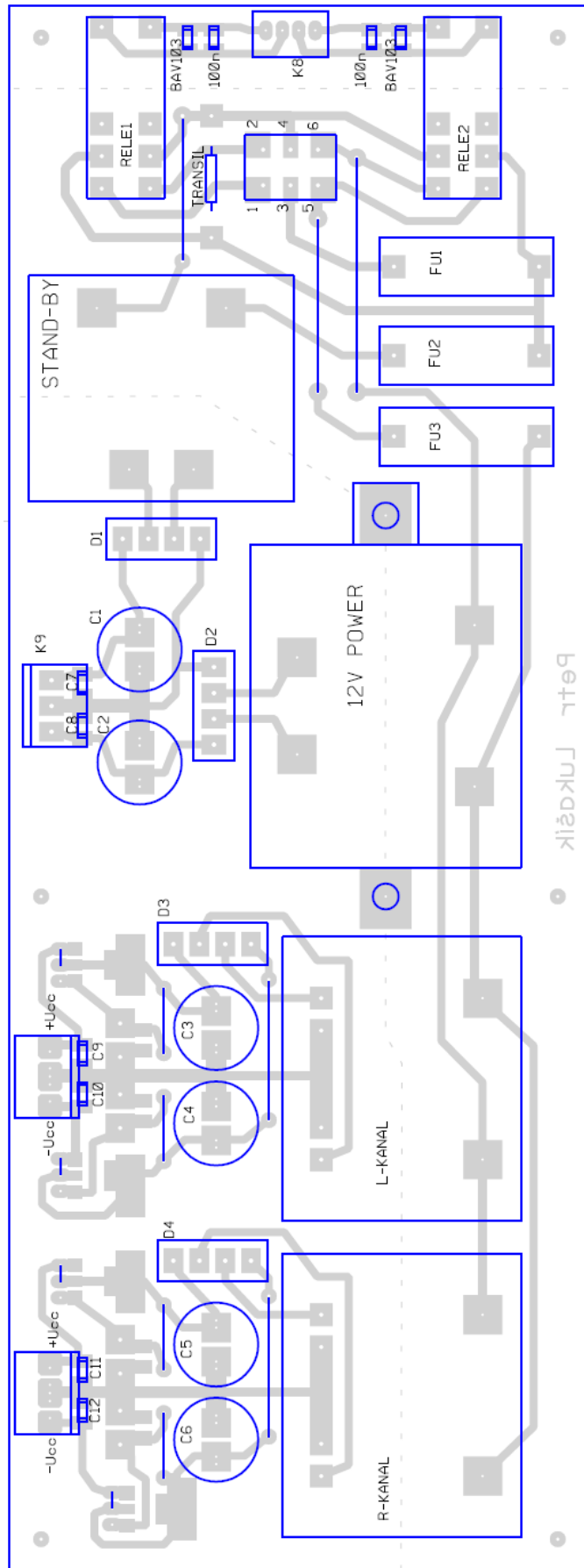
PŘÍLOHA P IV: OSAZOVACÍ PLÁNY DPS



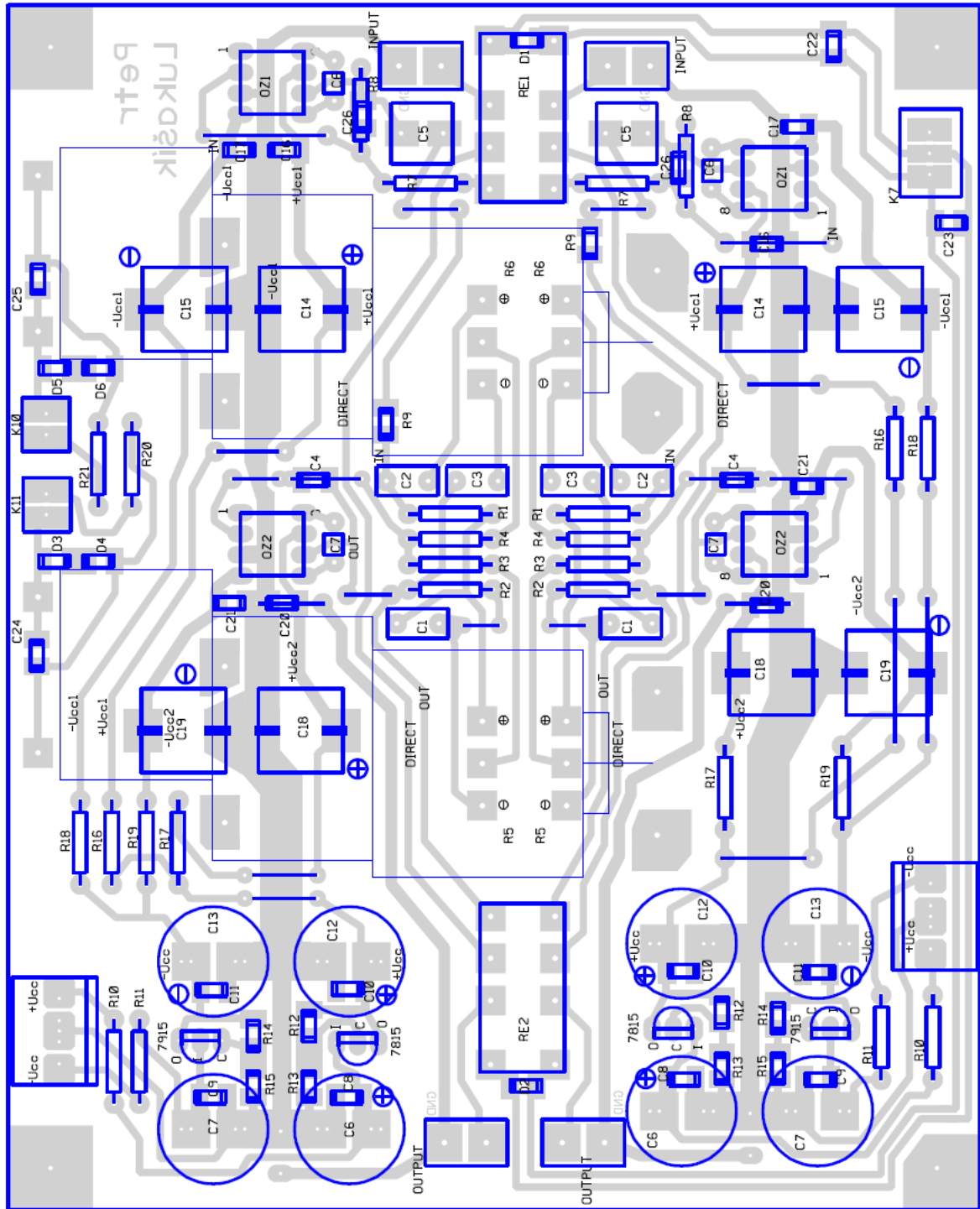
Řídící jednotka – DPS : D1



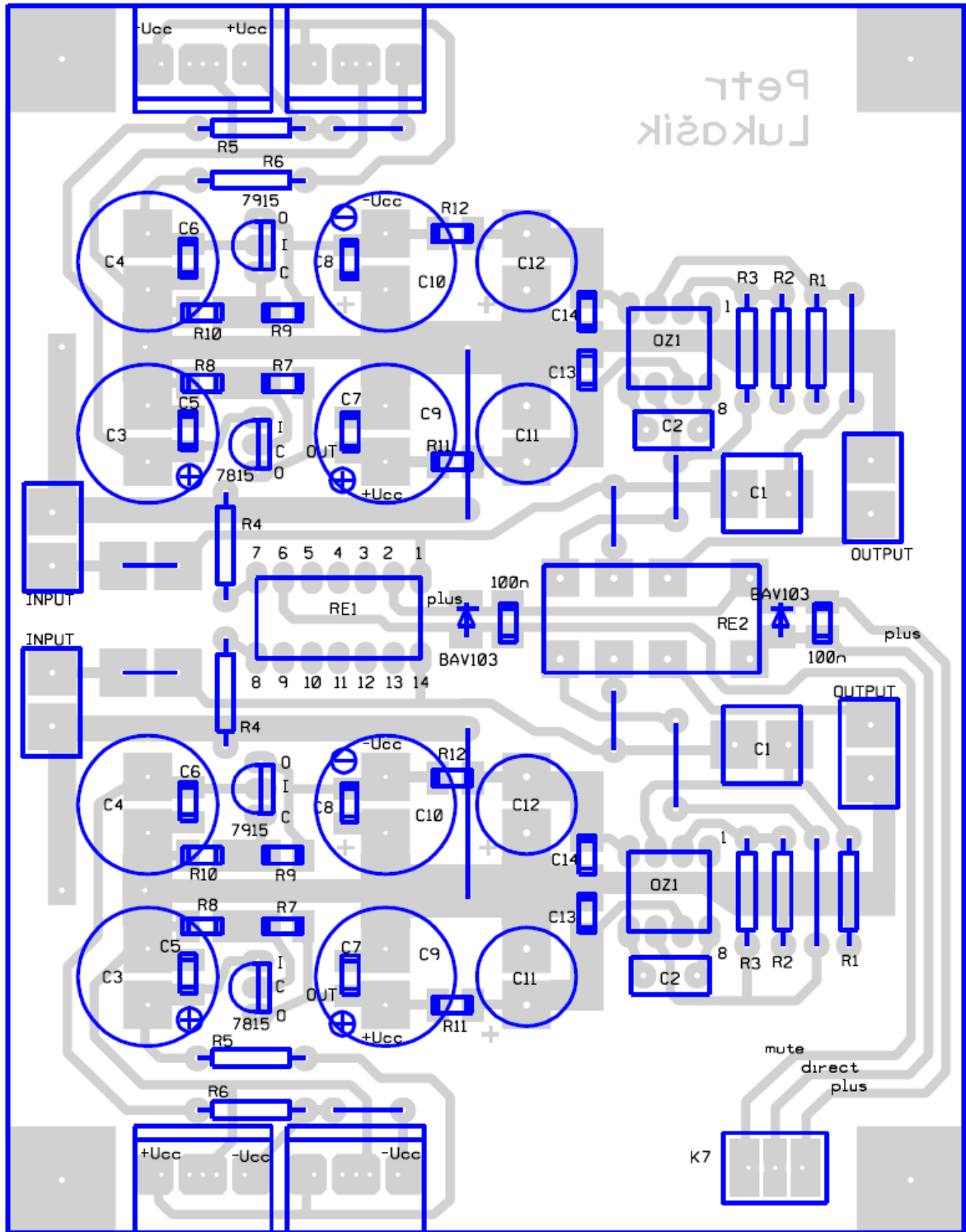
Tlačítka a LED diody předního panelu – levá strana – DPS : D3



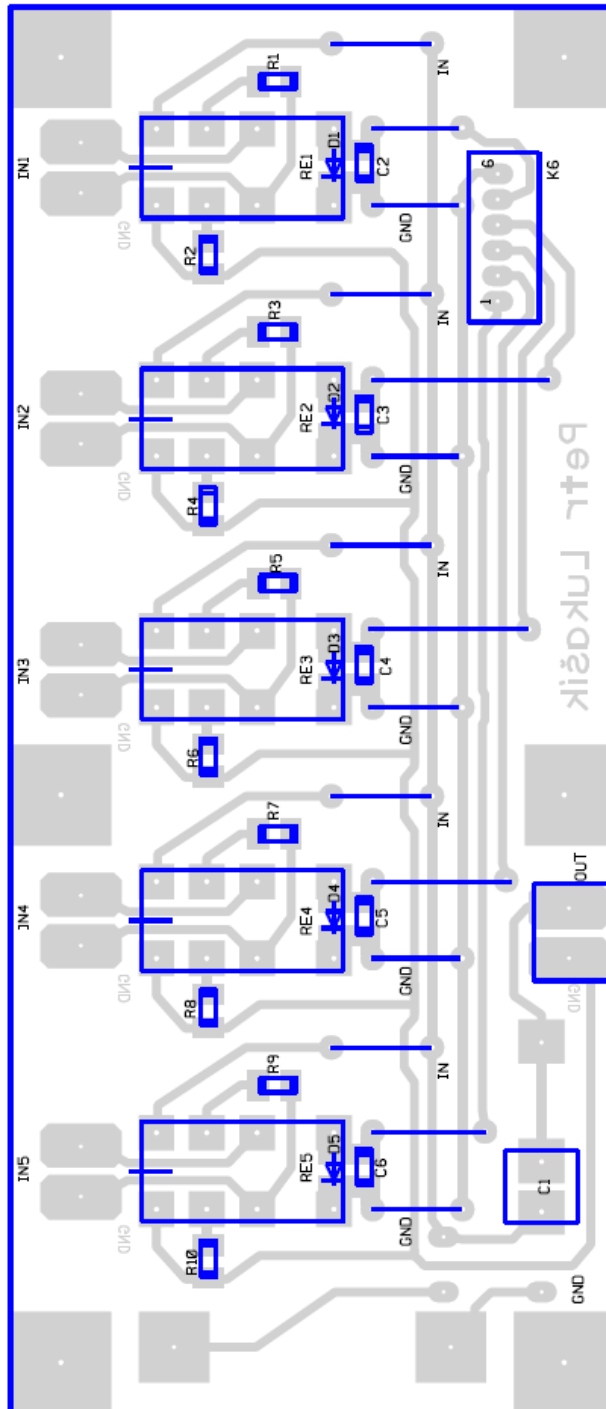
Napájecí zdroj - DPS: D4



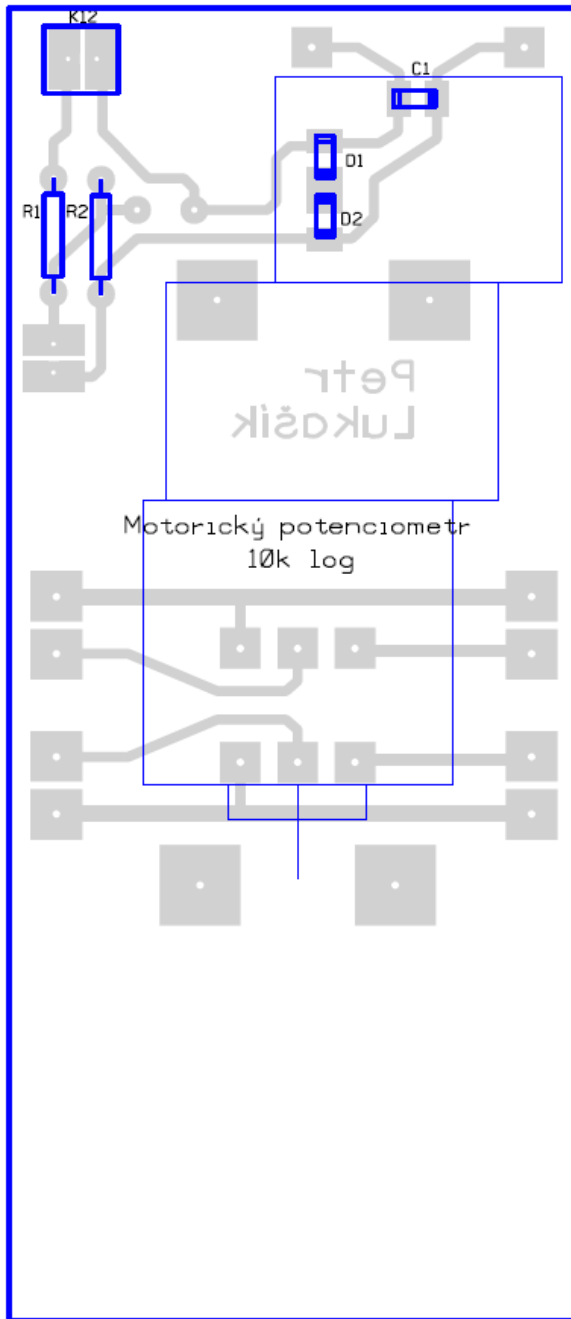
Vstupní (korekční) část – DPS : D5



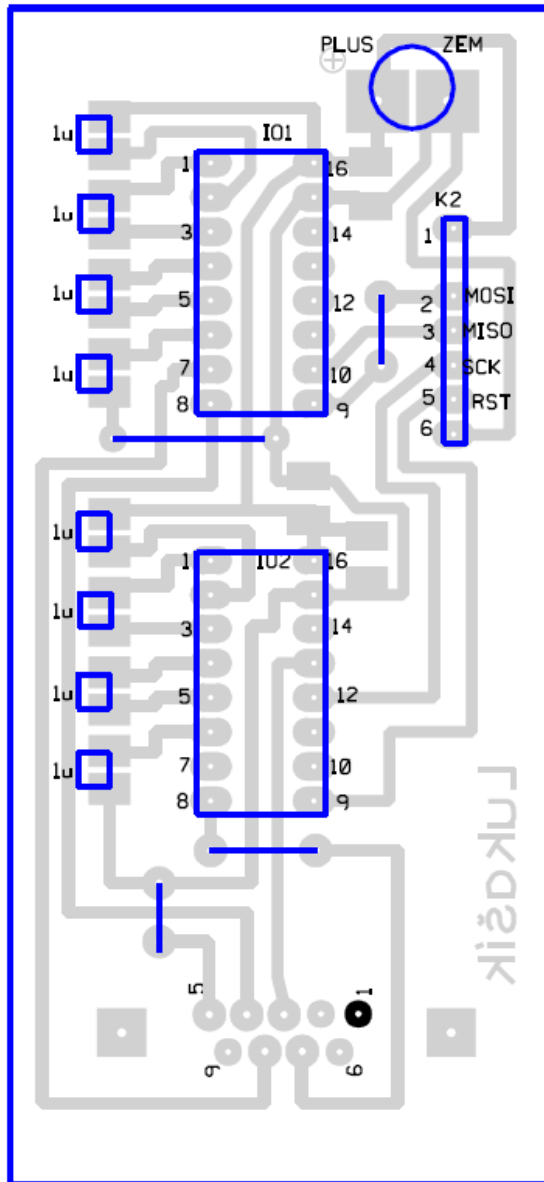
Výstupní část- DPS : D6



Jeden kanál přepínače vstupů – DPS : D7



Hlasitost – DPS : D8



Převodník RS232 na TTL – DPS : D0